



MMA845xQ の設計チェックリストおよび ボード実装のガイドライン

by: Kimberly Tuck
アプリケーション・エンジニア

1.0 はじめに

このアプリケーション・ノートでは、MMA845xQ 3 軸 Low-g 加速度センサの設計に役立つ情報を紹介します。最初に、各デバイスのピン配置の類似点を示して、すべてのデバイス間の互換性を備えたボードを実装するための推奨レイアウトについて説明します。ガイドラインでは、PCB へのボードの実装および I²C の通信と速度に対する推奨事項を示します。

1.1 主な用語

加速度センサ、ボード実装、はんだペースト、プリント基板 (PCB)、I²C 通信、プルアップ抵抗、プルダウン抵抗、センサ、I/O ピン、非はんだマスク定義、はんだマスク、ランド・パターン、ステンシル、ハロゲン・フリー・パッケージ、RoHS 指令適合、レベル・トランスレータ、QFN、パイパス・キャパシタ、MMA8450Q、MMA8451Q、MMA8452Q、MMA8453Q

目次

1.0	はじめに	1
1.1	主な用語	1
2.0	民生用 MMA845xQ 3 軸加速度センサ (3 mm x 3 mm x 1 mm)	2
2.1	MMA8451、2、3Q のアプリケーション・ノート	2
2.2	感度および加速度範囲の概要	3
2.2.1	MMA8450Q	3
2.2.2	MMA8451Q	3
2.2.3	MMA8452Q	3
2.2.4	MMA8453Q (注意: HPF データ出力機能なし)	3
3.0	MMA845xQ のピン接続	3
4.0	ボード・レイアウト	5
4.1	電源のデカップリング	5
4.2	レベル・シフタ	5
4.3	I/O ピン	5
4.4	センサの配置	6
5.0	I ² C 通信	6
6.0	オフセット校正	6
7.0	QFN (クワッド・フラット・ノー・リード) パッケージの実装ガイドライン	6
7.1	はんだ処理の考慮事項	6
7.2	ハロゲン成分	6
7.3	PCB 実装の推奨事項	7

2.0 民生用 MMA845xQ 3 軸加速度センサ (3 mm x 3 mm x 1 mm)

MMA8451、2、3Q には、 $\pm 2g$ 、 $\pm 4g$ 、 $\pm 8g$ の3つのダイナミック・レンジがあります。出力データ・レートは8種類で、データは選択されたハイパス・フィルタのカットオフ周波数に基づいてハイパス・フィルタ処理されます。データ分解能および組み込み機能は、デバイスによって異なります。

注意：MMA8450Q は MMA8451、2、3Q とは異なるメモリ・マップとなっており、ピン配置も若干異なります。

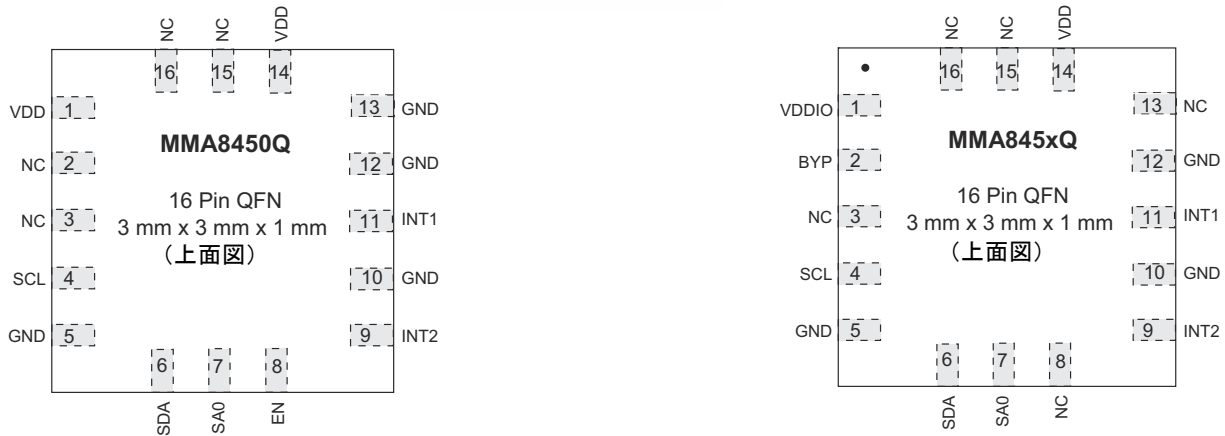
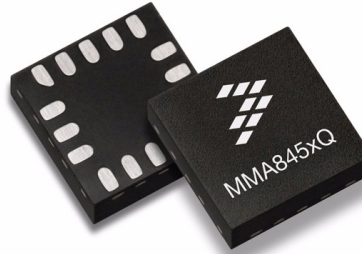


図 1. MMA8450Q および MMA845xQ のピン配置

2.1 MMA8451、2、3Q のアプリケーション・ノート

MMA8451、2、3Q は、以下のアプリケーション・ノートがリリースされています。

- AN4068、MMA8451、2、3Q による方向検出
- AN4069、MMA8451、2、3Q のオフセット校正
- AN4070、MMA8451、2、3Q によるモーションおよび自由落下の検出
- AN4071、MMA8451、2、3Q によるデータのハイパス・フィルタ処理およびトランジェント検出
- AN4072、MMA8451、2、3Q のシングル・タップ、ダブル・タップ、およびタップ方向の検出
- AN4073、MMA8451Q の 32 サンプルの FIFO(先入れ先出しバッファ)の利用
- AN4074、MMA8451、2、3Q による自動ウェイク/スリープ
- AN4075、加速度センサにおけるビット数の意味 オーバサンプリング・モードによる高分解能と低消費電力間のトレードオフ
- AN4076、MMA8451、2、3Q のデータ操作および基本設定
- AN4077、MMA8451、2、3Q の設計チェックリストおよびボード実装のガイドライン

2.2 感度および加速度範囲の概要

2.2.1 MMA8450Q

- 12 ビット・データ
2g (1024 カウント /g = 1 mg/LSB) 4g (512 カウント /g = 2 mg/LSB) 8g (256 カウント /g = 3.9 mg/LSB)
- 8 ビット・データ
2g (64 カウント /g = 15.6 mg/LSB) 4g (32 カウント /g = 31.25 mg/LSB) 8g (16 カウント /g = 62.5 mg/LSB)
32 サンプルの FIFO (充填モードおよび循環モード) - 原データ専用で HPF 使用不可

2.2.2 MMA8451Q

- 14 ビット・データ
2g (4096 カウント /g = 0.25 mg/LSB) 4g (2048 カウント /g = 0.5 mg/LSB) 8g (1024 カウント /g = 1 mg/LSB)
- 8 ビット・データ
2g (64 カウント /g = 15.6 mg/LSB) 4g (32 カウント /g = 31.25 mg/LSB) 8g (16 カウント /g = 62.5 mg/LSB)
32 サンプルの FIFO (充填モード、循環モード、およびトリガ・モード) - 原データおよび HPF の使用可

2.2.3 MMA8452Q

- 12 ビット・データ
2g (1024 カウント /g = 1 mg/LSB) 4g (512 カウント /g = 2 mg/LSB) 8g (256 カウント /g = 3.9 mg/LSB)
- 8 ビット・データ
2g (64 カウント /g = 15.6 mg/LSB) 4g (32 カウント /g = 31.25 mg/LSB) 8g (16 カウント /g = 62.5 mg/LSB)

2.2.4 MMA8453Q (注意: HPF データ出力機能なし)

- 10 ビット・データ
2g (256 カウント /g = 3.9 mg/LSB) 4g (128 カウント /g = 7.8 mg/LSB) 8g (64 カウント /g = 15.6 mg/LSB)
- 8 ビット・データ
2g (64 カウント /g = 15.6 mg/LSB) 4g (32 カウント /g = 31.25 mg/LSB) 8g (16 カウント /g = 62.5 mg/LSB)

3.0 MMA845xQ のピン接続

表 1 に、MMA8450Q および MMA8451、2、3Q の各ピンと推奨される接続を示します。

表 1. MMA8450Q と MMA8451、2、3Q のピン比較

ピン番号	MMA8450Q	MMA8450Q の 推奨接続	MMA8451Q MMA8452Q MMA8453Q	MMA8451、2、3Q の 推奨接続
1	VDD	ピン 14 に接続 (1.71 V ~ 1.89 V)	VDDIO	1.62 V - 3.6 V
2	NC	NC、GND、または GND 間にバイパス・キャパシタを挿入	BYPASS	0.1 グラウンド間に μ F バイパス・キャパシタを挿入
3	NC	非接続または GND に接続	NC	非接続
4	SCL	プルアップ抵抗 (標準 4.7 k Ω) を I ² C バスに挿入	SCL	プルアップ抵抗 (標準 4.7 k Ω) を I ² C バスに挿入
5	GND	グラウンドに接続	GND	グラウンドに接続
6	SDA	プルアップ抵抗 (標準 4.7 k Ω) を I ² C バスに挿入	SDA	プルアップ抵抗 (標準 4.7 k Ω) を I ² C バスに挿入
7	SA0	I ² C アドレス \$1C ではグラウンドに接続 I ² C アドレス \$1D では VDD に接続	SA0	I ² C アドレス \$1C ではグラウンドに接続 I ² C アドレス \$1D では VDD に接続
8	EN	MCU に接続	NC	非接続または VDD か GND に接続
9	INT2	MCU 割込みに接続	INT2	MCU 割込みに接続
10	GND	グラウンドに接続	GND	グラウンドに接続
11	INT1	MCU 割込みに接続	INT1	MCU 割込みに接続
12	GND	グラウンドに接続	GND	グラウンドに接続
13	GND	グラウンドに接続	NC	非接続または VDD か GND に接続
14	VDD	ピン 1 に接続 (1.71 V ~ 1.89 V)	VDD	アナログ入力 (1.95 V ~ 3.6 V)
15	NC	非接続または VDD か GND に接続	NC	非接続または VDD か GND に接続
16	NC	非接続または VDD か GND に接続	NC	非接続または VDD か GND に接続

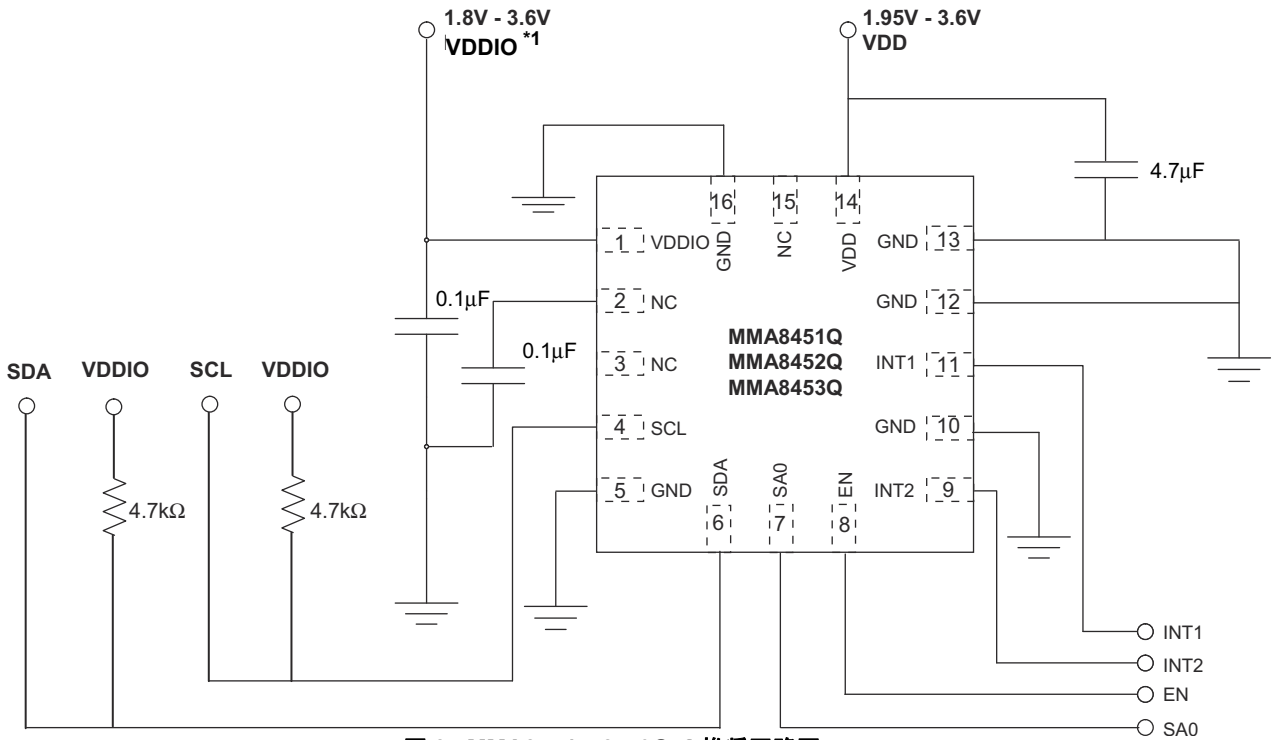


図 2. MMA8451、2、3Q の推奨回路図

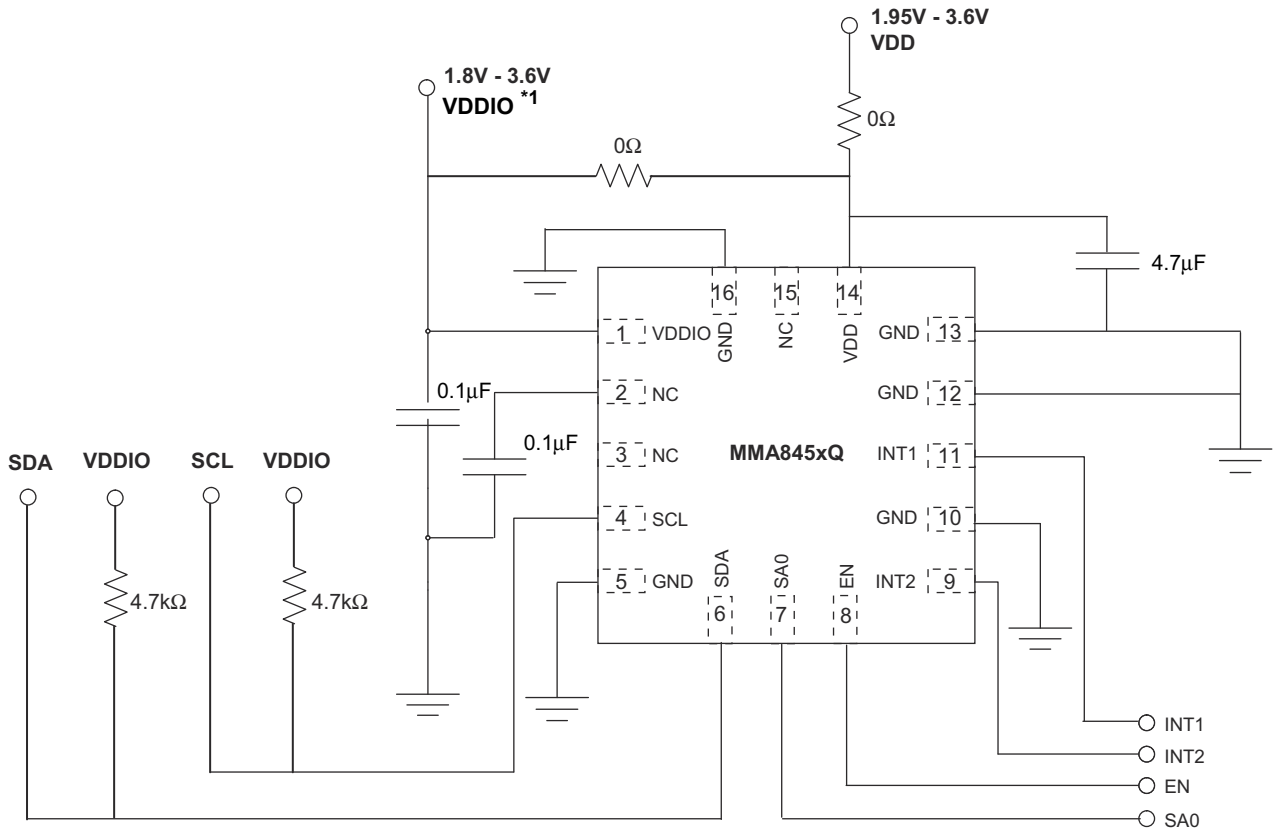


図 3. MMA8450Q または MMA8451、2、3Q の回路図

*1. 原文 Rev.0 の誤記 (偽 : DVDDIO、真 : VDDIO)

4.0 ボード・レイアウト

MMA845xQ 加速度センサの最適な性能を確保するためのボード・レイアウトの重要事項について解説します。接続する MCU/ プロセッサを高い電圧で動作させる場合は、レベル・シフタが必要です。また、最適なノイズ性能でセンサに対してクリーンな電源を供給するには、入力電源ピンにバイパス・キャパシタを接続することが推奨されます。図 4 に、フリースケールの MMA8450Q 用の評価ボードを示します。このボードは 4 層基板で、迅速なデバッグが行えるように MCU と加速度センサの両方の各ピンにアクセスできるように設計されています。ボードは、データ・ロギングおよびアルゴリズム解析に使用するための 32M ビットの Flash を実装しています。また、LED、汎用スイッチ、および抵抗 (“R3”) を実装しています。抵抗を除去することにより、加速度センサの消費電流を測定することが可能です。このボードは、他のボードに実装した場合に邪魔にならないように、可能な限り小型に設計されています。インタフェース・ボードを介して PC やバッテリー・ボードに接続することも可能です。下面は平面形状になっており、バッテリー・パックを搭載したボードを簡単に目的の機器に実装して、その動きに関するデータ・ロギングを行うことができます。平面形状であるため、それ以外のデザインにも簡単に実装することが可能です。別の外部プロセッサ /MCU を使用する場合は、MC9S08QE8 マイクロコントローラをバイパスして加速度センサのすべてのピンを利用できます。

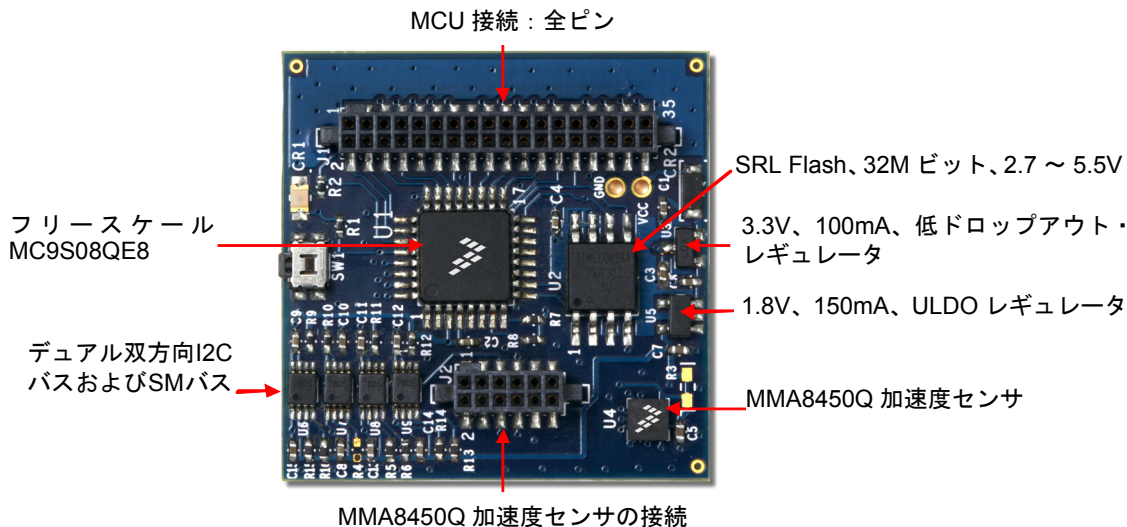


図 4. MMA8450Q 評価ボード

4.1 電源のデカップリング

入力電源のノイズが問題となる場合は、4.7 μF のキャパシタを使用してノイズを除去することが推奨されます。高周波ノイズの除去には、0.1 μF のバイパス・キャパシタの利用が推奨されます。キャパシタは、可能な限りデバイスの近くに設置してください。回路図に示すように、挿入位置は電源とグラウンドの間です。

4.2 レベル・シフタ

図 4 に示す MMA8450Q 評価ボードは、MCU が 3.3 V で動作するのに対して MMA8450Q の動作電圧が最大で 1.8 V であるため、レベル・シフタが必要です。SCL、SDA、SA0、EN、INT1、および INT2 の各信号は、レベル・シフタで電圧を調整して MCU と通信します。MMA8451、2、3Q は、動作電圧が MCU と同じ 3.3 V で動作するため、レベル・シフタは必要ありません。

4.3 I/O ピン

ピン 7 (SA0: アドレス・ピン)、ピン 9 (INT2)、ピン 11 (INT1)、ピン 6 (SDA)、ピン 4 (SCL)、およびピン 8 (EN) は、ピン状態を維持するためにプルアップ / プルダウン抵抗を使用します。割込みピンは、プッシュ・プルかオープン・ドレインおよびアクティブ High かアクティブ Low の設定が可能です。オープン・ドレイン設定で割込みピンにプルアップ抵抗を使用する場合は、加速度センサをアクティブ Low に設定します。プルダウン抵抗を使用する場合は、割込みピンをアクティブ High に設定します。この設定にはレジスタ 0x2C (MMA8451、2、3Q) を使用します。ビット 0 は、割込みピンのオープン・ドレインまたはプッシュ・プルの設定です。ビット 1 は、アクティブ High またはアクティブ Low の極性の設定です。MMA8450Q のレジスタ・マップは MMA8451、2、3Q とは異なり、割込み設定はレジスタ 0x3A で行います。

4.4 センサの配置

センサの配置は、重要であるにもかかわらず軽視されがちです。パッケージ内の MEMS センサはストレスの影響を大きく受けます。MEMS センサ内では 10 nm 程度の小さな変動でも、加速度では 1g の変化量に相当します。パッケージが PCB 上の取付け穴やコンポーネントのストレスにさらされないように、慎重な対策が必要です。次に、外部から力が加わっても影響されない場所への配置が重要です。配置場所を誤ると、ユーザの手の動きの影響を直接受けることになります。また、PCB に対するストレスはそのまま加速度センサに伝わるので、センサを搭載する PCB が歪まないようにしてください。温度も問題です。センサは、オフセットへの影響があるため温度変化の激しいコンポーネントまたは常に高温状態にあるコンポーネントの周囲を避けて配置します。動きを最適に検出するには、デバイスの中心を外してセンサを取り付けます。そうすれば、中心に設置されている場合に比べて加速度センサの読取りが確実になり、より大きな慣性モーメントが得られるため感度よく小さな動きも検出することができます。

5.0 I²C 通信

MMA845xQ の I²C 通信プロトコルは、Philips Semiconductors 社 (現 NXP Semiconductors 社) の仕様に準拠しています。このインタフェースに必要なバス・ラインは、シリアル・データ・ライン (SDA) とシリアル・クロック・ライン (SCL) の 2 つだけです。8 ビットのシリアル方式の双方向データ転送は、標準モードでは最大 100 kbit/s で、高速モードでは 400 kbit/s で、それぞれ実行されます。使用可能な最大のバス・キャパシタンスは 400 pF です。SDA と SCL はいずれも双方向ラインで、プルアップ抵抗を介して電源に接続されます。抵抗の推奨値は 1k Ω ~ 4.7k Ω です。1k Ω のプルアップ抵抗を使用する場合の最大の I²C 速度は 4.75 MHz です。4.7k Ω なら 2.25 MHz です。加速度センサは常にスレーブ側で、MCU は常にマスタ側と想定しています。

I²C 通信インタフェースの特長は、多数の IC をバスに接続できることです。制限されるのはバス・キャパシタンスだけです。単純な 2 ワイヤのシリアル I²C バスでは、相互接続が最小限に抑えられるため IC のピン数が少なく済み、多数の PCB パターンが不要であるため、結果として PCB が小型化してコストも削減されます。各デバイス (マイクロコントローラ、メモリ、または加速度センサ) は、専用のアドレスにより認識されます。MMA845xQ には 1 ビットの補助アドレス・ビットが用意されており、ピン 7 (SA0) で 2 つの異なるアドレスを利用することができます。ピン 7 が High なら、7 ビットの I²C アドレスは 0x1D です。ピン 7 が Low なら、7 ビットの I²C アドレスは 0x1C です。

6.0 オフセット校正

加速度センサを PCB に実装すると、わずかながらオフセットが発生します。校正が必要な場合は、3 つのレジスタを使用してオフセットをゼロにします。

7.0 QFN (クワッド・フラット・ノー・リード) パッケージの実装ガイドライン

表面実装ボードのレイアウトは、設計全体の中でも重要な作業です。ボードとパッケージ間のインタフェースがはんだで正しく接続されるためには、表面実装パッケージのフットプリントが適切なサイズでなければなりません。フットプリントが適切なら、パッケージははんだリフロー時に自動的に正しい位置に収まります。はんだパッド間のブリッジおよびショートを回避するには、常にはんだマスク・レイヤを考慮してボードを設計することが推奨されます。

この項のガイドラインは、QFN (クワッド・フラット・ノー・リード) パッケージの加速度センサをプリント基板 (PCB) にはんだ付けにより実装する場合です。その目的は、ボードを実装した後のパッケージのストレスを最小限に抑えることにあります。MMA845xQ のデジタル出力の加速度センサは、QFN パッケージのプラットフォームです。以降では、民生アプリケーションでこれらのデバイスを PCB にはんだ付けする場合の推奨される方法を紹介합니다。

7.1 はんだ処理の考慮事項

以下の内容は、QFN デバイスでの実験結果に基づくものです。したがって、実際の使用時の正確な条件を再現したものではありません。ガイドラインとして理解した上で最適な設計をして、アプリケーションに応じたソリューションを開発してください。PCB フットプリントおよびはんだステンシルのデザインが適切なら、パッケージははんだリフロー時に自動的に正しい位置に収まります。

7.2 ハロゲン成分

このパッケージは、ほとんどの業界標準およびカスタマ標準の中でも卓越したハロゲン・フリーの設計になっています。ハロゲン・フリーとは、塩素 (Cl) に関しては 700 ppm または 0.07% を上回る重量比、臭素 (Br) に関しては 900 ppm または 0.09% を上回る重量比の均質物質が、アセンブリ・パッケージ内に存在しないことを意味します。

7.3 PCB 実装の推奨事項

1. PCB ランドは、図 5 および図 6 に示すように非はんだマスク定義 (NSMD) に沿って設計します。
2. パッケージ下面に余分なビア・パターンを設けないでください。
3. PCB のランド・パッドは、図 5 および図 6 に示すように 0.8 mm x 0.3 mm のサイズです。
4. はんだマスクの開口部は、PCB ランド・パッドの全周囲のエッジに 0.113 mm を加えた値です。
5. ステンシルの開口部は、PCB ランド・パッドの全周囲から 0.015 mm を減じた値で、0.77 mm x 0.27 mm です。
6. ステンシルの厚味は 75 μm です。
7. コンポーネントまたはビアは、パッケージのランド・エリアから 2 mm 内には設置しないでください。パッケージのランド・エリアに近接させすぎると、新たなパッケージ・ストレスが生じます。
8. パッドに接続する信号パターンは可能な限り対称に配置してください。露出パターンがすべてのパッドで同じ長さになるように、NC パッドにはダミー・トレースを設けてください。
9. 標準的なピック & プレースの作業および機器に準じてください。手作業によるはんだ処理は行わないでください。
10. クリーンはんだペーストは使用しないことが推奨されます。
11. PCB の歪みによってパッケージにストレスが発生することがあるため、PCB をネジ止めで筐体に固定したり PCB を積み重ねたりしないでください。
12. PCB の評価は、最大 260 度の温度で複数の鉛フリーのリフロー条件に基づいて行っています。
13. パッケージ下の PCB 最上層には銅パターンを引かないでください。銅パターンは、ボード実装時に平面性の問題を起こすからです。フリースケールの QFN センサは、RoHS (EU の定める有害物質規制) に準拠しており、成形材料はハロゲン・フリー (環境対応) で、端子は鉛フリーです。これらの端子は、スズ・鉛 (Sn-Pb) およびスズ・銀・銅 (Sn-Ag-Cu) のはんだペーストによるはんだ処理に適合します。デバイスのはんだ付けには、これらの処理に適したリフロー・プロファイルを問題なく利用することができます。

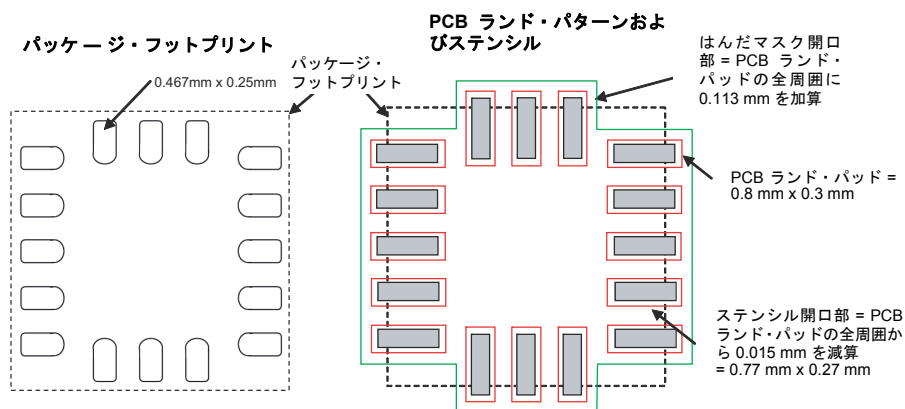


図 5. パッケージ・フットプリント周辺の推奨される PCB ランド・パッド、はんだマスク開口部、およびステンシル開口部

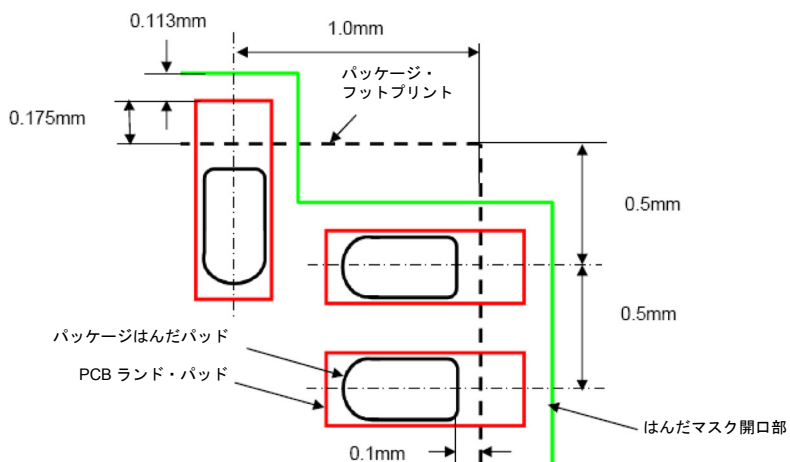


図 6. 寸法の詳細

How to Reach Us:

Home Page:

www.freescale.com

Web Support:

<http://www.freescale.com/support>

USA/Europe or Locations Not Listed:

Freescale Semiconductor, Inc.
Technical Information Center, EL516
2100 East Elliot Road
Tempe, Arizona 85284
1-800-521-6274 or +1-480-768-2130
www.freescale.com/support

Europe, Middle East, and Africa:

Freescale Halbleiter Deutschland GmbH
Technical Information Center
Schatzbogen 7
81829 Muenchen, Germany
+44 1296 380 456 (English)
+46 8 52200080 (English)
+49 89 92103 559 (German)
+33 1 69 35 48 48 (French)
www.freescale.com/support

Japan:

Freescale Semiconductor Japan Ltd.
Headquarters
ARCO Tower 15F
1-8-1, Shimo-Meguro, Meguro-ku,
Tokyo 153-0064
Japan
0120 191014 or +81 3 5437 9125
support.japan@freescale.com

Asia/Pacific:

Freescale Semiconductor China Ltd.
Exchange Building 23F
No. 118 Jianguo Road
Chaoyang District
Beijing 100022
China
+86 10 5879 8000
support.asia@freescale.com

For Literature Requests Only:

Freescale Semiconductor Literature Distribution Center
1-800-441-2447 or +1-303-675-2140
Fax: +1-303-675-2150
LDCForFreescaleSemiconductor@hibbertgroup.com

本書に記載された情報は、システムおよびソフトウェア開発者がフリースケール製品を使用できるよう補助することのみを目的としています。本書に記載された情報に基づき集積回路の設計 / 製造に関する明示的または暗黙のライセンスを許諾するものではありません。

当社は、本書に記載した製品について、信頼性、機能または設計を改善するために予告なく変更を加える権限を保有しています。当社はここに記載した製品、回路の適用、使用に起因するいかなる責務をも負うものではなく、また、当社の特許権または第三者の権利に基づくライセンスを許諾するものではありません。仕様として記述される「標準 (Typical)」パラメータは各用途において変化する場合があります、実際の性能は長期間で変動する可能性があります。「標準」パラメータを含むすべての動作パラメータは、利用者側で技術担当者が使用環境に応じて適切な値に設定することが求められます。当社の製品は、外科的に人体に移植することを意図したシステムの構成部品として、または、他の生命維持を意図した用途に、または、当社の製品の不具合により人体に危害を加えたり死に至らしめるかもしれない状況が発生するような用途に使用するために、設計、意図または認可されているものではありません。購入者が万が一このような意図または認可されていない用途のために当社の製品を購入あるいは使用する場合、購入者は、当社およびその役員、従業員、子会社、関連会社、代理店に対し、直接または間接を問わず、当該使用に関連した傷害や死についてのすべての申し立て (たとえ、当社が部品の設計や製造において不注意であったという主張であったとしても) から生ずるすべての請求、費用、損害、および相当の弁護士費用を補償し、被害が及ばないものとするものとします。

フリースケールおよびフリースケールのロゴは、アメリカ特許商標庁に登録済みのフリースケール・セミコンダクタの商標です。エネルギー効率化ソリューションのロゴおよび Xtrinsic は、フリースケール・セミコンダクタの商標です。文中に記載されている他社の製品名、サービス名等は、それぞれ各社の商標です。

© Freescale Semiconductor, Inc. 2011. All rights reserved.