

MC13192/MC13193



(実物大画像)

パッケージ情報
プラスチック・パッケージ
Case 1311-03
(QFN-32)

MC13192/MC13193

IEEE[®] 802.15.4 標準向け 2.4
GHz 低電力トランシーバ

注文情報

デバイス名	デバイス番号	パッケージ
MC13192	13192	QFN-32
MC13193	13193	QFN-32

1 はじめに

MC13192 および MC13193 は、近距離での利用に適した低電力の 2.4 GHz 対応の ISM バンド（産業 / 科学 / 医療用）のトランシーバです。MC13192/MC13193 は、IEEE[®] 802.15.4 ワイヤレス標準に適合した 802.15.4 物理層（PHY）モデムを内蔵し、ピア・ツー・ピア、スター、メッシュの各ネットワーク方式をサポートします。

MC13192 は、HCS08 シリーズの MCU ファミリで使用される 802.15.4 PHY/MAC を搭載しています。また、同じく HCS08 シリーズの MCU ファミリで使用される ZigBee プロトコル・スタックも組み込まれています。MC13192 と MC13193 の機能は、ZigBee プロトコル・スタックが加えられている点を除けば同一です。

MC13192/MC13193 は、適切なマイクロコントローラ（MCU）と併用することにより近距離のデータ・リンクおよびネットワークのためのコスト効果に優れたソリューションとなります。MCU とのインタフェース制御は、4 線式のシリアル・ペリフェラル・インタフェース（SPI）接続と割込み要求出力で行われ、さまざまなプロセッサを使用することができます。ソフトウェアおよびプロセッサは、ポイント・ツー・ポイントの簡単なシステムから完全な ZigBee[™] ネットワークに至るまで、用途に応じた規模への拡張が可能です。

MC13192/MC13193 の機能の詳細については、『MC13192/MC13193 Reference Manual』（パーツ番号：MC13192RM/D）を参照してください。

フリースケールは、製品デザインの改良を目的として詳細仕様を変更する権利を有します。

© Freescale Semiconductor, Inc., 2007. All rights reserved.

目次

1 はじめに	1
2 主な特長	2
3 ブロック図	3
4 データ転送モード	3
5 電気的特性	8
6 機能の説明	11
7 ピン接続	14
8 アプリケーション情報	17
9 パッケージ情報	21

主な特長

以下に、主な用途を示します（他の用途にも利用できます）。

- 業務システムでのリモート制御および配線の省略によるワイヤレス・センサ・ネットワークなどの実現
- 工場オートメーションおよびモーター制御
- エネルギー管理（照明、冷暖房 / 空調設備、その他）
- 資産の追跡および監視

民生用としては、以下の用途が考えられます。

- ホーム・オートメーションおよび制御（照明、温度自動調節、その他）
- ヒューマン・インタフェース・デバイス（キーボード、マウス、その他）
- 娯楽設備のリモート制御
- ワイヤレス玩具

トランシーバは、低ノイズの増幅器、1.0 mW の電力増幅器（PA）、電圧制御発振器（VCO）、およびオンボードの電源調整器で構成され、高性能のエンコードとデコードの処理を備えています。また、IEEE 802.15.4 仕様に準じて 2.0 MHz および 5.0 MHz のチャンネルで 250 kbps の O-QPSK（Offset-Quadrature Phase Shift Keying）のデータをサポートします。受信（RX）と送信（TX）のデータは、SPI ポートおよび割込み要求出力で転送と制御が行われます。

2 主な特長

- 推奨電源範囲：2.0 ～ 3.4 V
- 16 チャンネル
- 名目値 0 dBm で 4 dBm の最大標準出力電力への設定に対応
- 送信および受信のデータ・パケットがバッファ処理されるために低コストの MCU の導入が可能
- 5.0 MHz チャンネルでの 250 kbps の O-QPSK データ、および高性能のエンコードとデコードのサポート（IEEE 802.15.4 標準互換）
- 3 つの低電力モードによる省電力：
 - オフ時電流は 1 μ A 未満
 - 標準ハイバネート電流は 2.3 μ A
 - 標準ドーズ電流 35 μ A（CLKO なし）
- -92 dBm（標準値）の RX 感度において 1.0 % のパケット・エラー率
- 4 つの内部タイマ・コンパレータによる MCU リソース条件の軽減
- MCU の使用により周波数クロック出力が可変
- 7 つの汎用入 / 出力（GPIO）信号
- 動作温度範囲：-40 $^{\circ}$ C ～ 85 $^{\circ}$ C
- 小型フォーム・ファクタの QFN-32 パッケージ
 - MSL（耐湿感度評価）のレベル 3 に適合
 - 260 $^{\circ}$ C のピーク・リフロー温度
 - 鉛フリー条件に適合

3 ブロック図

図 4 に、物理層（PHY）の仕様で定められた機能を備えた IEEE 802.15.4 標準の互換トランシーバである MC13192/MC13193 の簡略ブロック図を示します。図 5 に、MC13192/MC13193 を使用する場合の基本的なシステム・ブロック図を示します。トランシーバとのインタフェース制御は、4 線式の SPI ポートと割込み要求ラインで行われます。メディア・アクセス制御（MAC）、ドライバ、およびネットワーク用とアプリケーション用のソフトウェア（必要な場合は、ホスト・プロセッサに格納されます。ホストは、用途条件に応じて単純な 8 ビット・デバイスとして、また高機能の 32 ビット・プロセッサとしての動作が可能です。

4 データ転送モード

MC13192/MC13193 には、2つのデータ転送モードがあります。

1. パケット・モードデータはオンチップ RAM のバッファに格納されます。
2. ストリーミング・モードデータはワード単位で処理されます。

フリースケールの 802.15.4 MAC ソフトウェアは、ストリーミング・モードのデータ転送だけをサポートします。アプリケーションが独自開発されたものなら、パケット・モードを利用することで MCU リソースが節約されます。

4.1 パケット構造

図 6 に、MC13192/MC13193 のパケット構造を示します。サポートされるペイロードは最大 125 バイトです。MC13192/MC13193 は、ペイロード・データの前に 4 バイトのプリアンブル、1 バイトのフレーム開始デリミタ (SFD)、および 1 バイトのフレーム長インジケータ (FLI) を挿入し、フレーム・チェック・シーケンス (FCS) を計算してデータの後に付加します。

4.2 受信パスの説明

受信信号パスでは、RF 入力には 2 段階の通降変換ステージにより低 IF の I/Q (In-phase and Quadrature) 信号に変換されます。また、特定のタイム・インターバルに集積した帯域幅エネルギーを基準にして CCA (Clear Channel Assessment) を実行できます。デジタル・バック・エンドは DCD (Differential Chip Detection) を実行し、コリレータは DSSS (直接シーケンス・スペクトラム拡散方式) の O-QPSK 信号を再拡充して、記号とパケットを判定し、データを検出します。

データが RAM に格納されると、プリアンブル、SFD、および FLI が分析されてペイロードと FCS が検出されます。受信データでは 2 バイトの FCS が計算され、送信済みのデータに付加された FCS と比較されて、CRC (巡回冗長検査) の結果が作成されます。パケットのプリアンブル以降の $64 \mu\text{s}$ の期間ではリンク・クオリティが評価され、結果は RAM に格納されます。

MC13192/MC13193 のパケット・モードでは、データはパケット単位で処理されます。MCU は、パケットの受信を割込みで通知されます。

MC13192/MC13193 のストリーミング・モードでは、MCU はワード単位の受信を割込みで通知されます。

図 1 に CCA 処理、図 2 にエネルギー検出、図 3 にパケット・エラー率の各性能を示します。

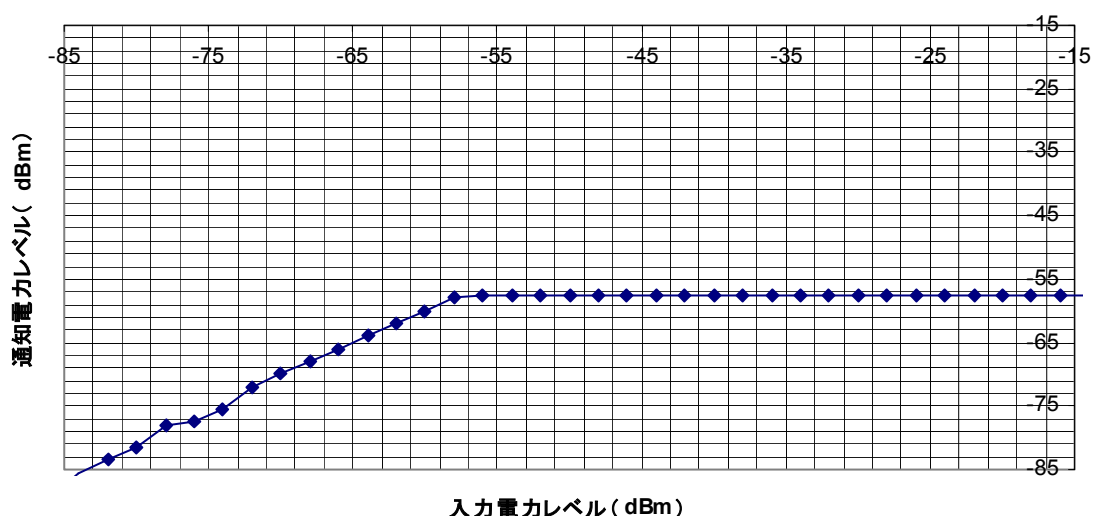
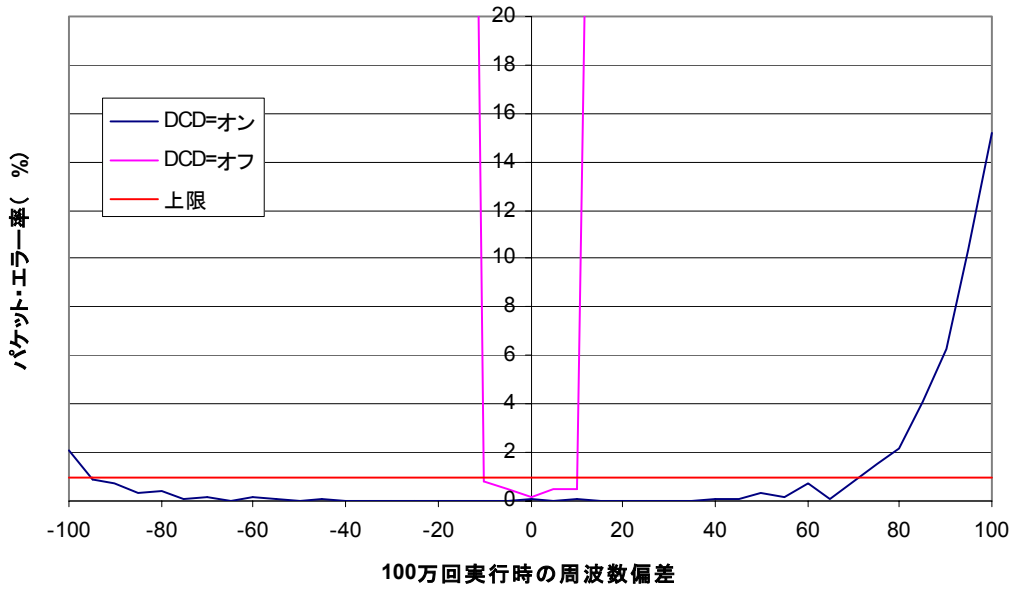
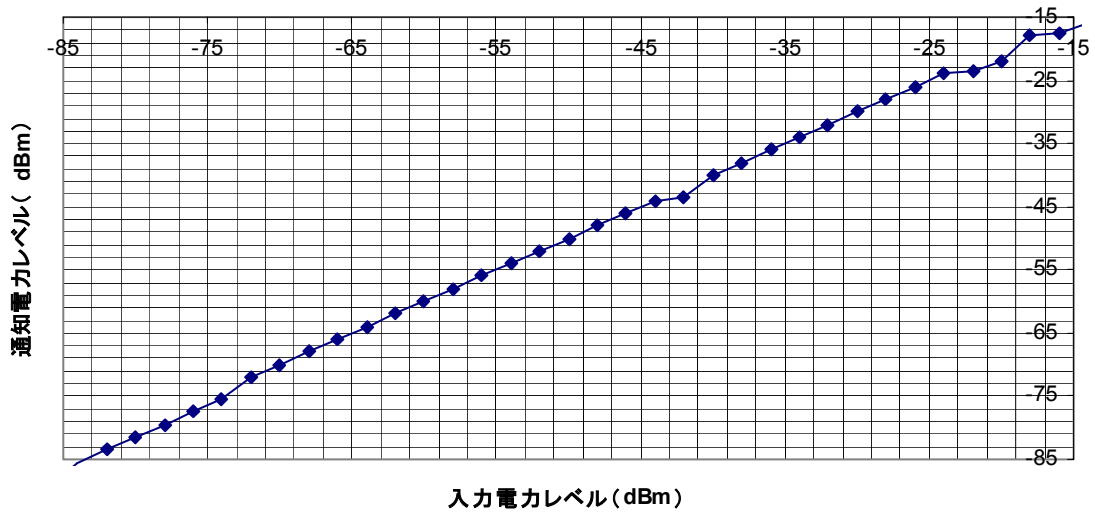


図 1. Clear Channel Assessment (CCA)



4.3 送信パスの説明

送信パスでは、パケット・モードではRAMに格納済みのTXデータが取り出され、ストリーミング・モードではSPIを通してクロックと同期してTXデータが取り出されます。その後で、802.15.4 PHYに基づいてパケットに整形され、展開されて、送信周波数にアップ・コンバートされます。

MC13192/MC13193のパケット・モードでは、データはパケット単位で処理されます。データがTXバッファにロードされると、MCUはMC13192/MC13193に対してデータの送信を要求します。MCUは、全体のパケットが正常送信されると割り込みで通知されます。

ストリーミング・モードでは、データはワード単位でMC13192/MC13193に供給されます。そして、MC13192/MC13193が次のデータの処理が可能になると、割り込みで通知されます。この処理は、全体のパケットが送信されるまで繰り返されます。

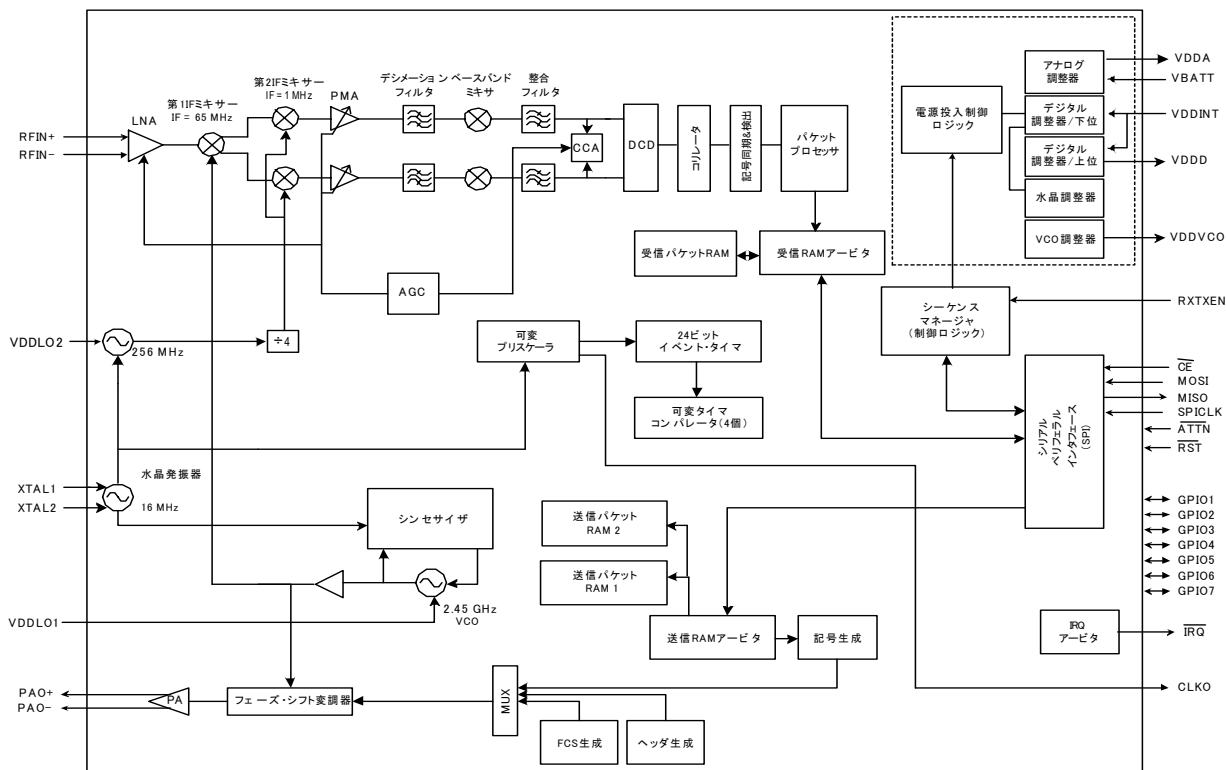


図 4. MC13192 の簡略ブロック図

データ転送モード

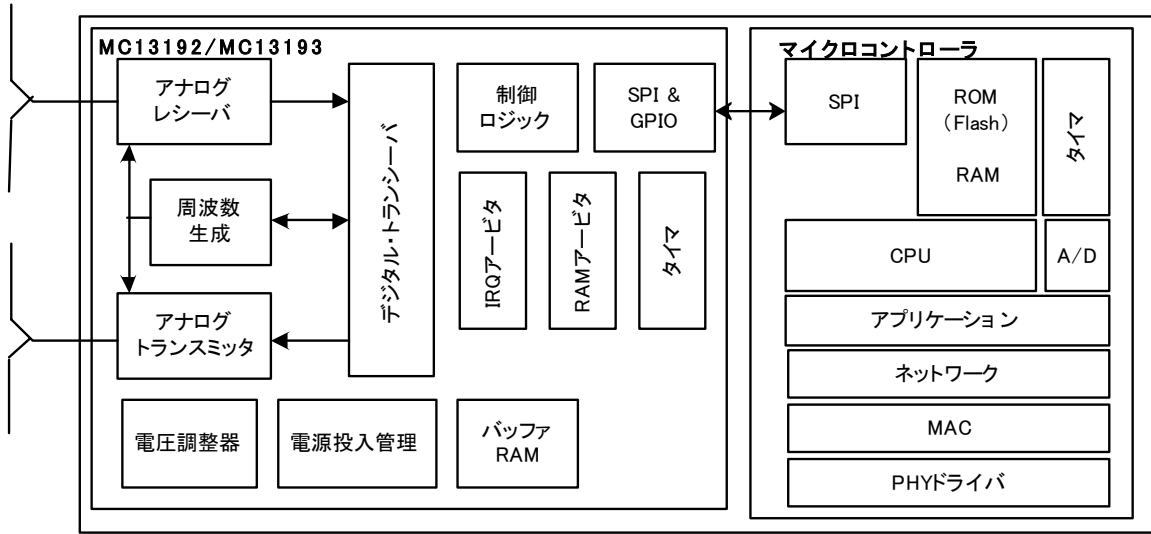


図 5. システム・レベルのブロック図

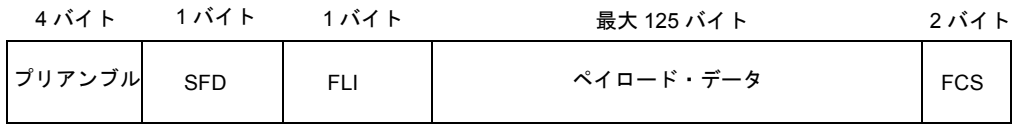


図 6. MC13192/MC13193 のパケット構造

5 電氣的特性

5.1 最大定格

表 1. 最大定格

定格	記号	値	単位
電源電圧	V_{BATT}, V_{DDINT}	3.6	Vdc
RF 入力電力	P_{max}	TBD	dBm
接合部温度	T_J	125	°C
保管温度範囲	T_{stg}	-55 ~ 125	°C

注意: 最大定格の限度を越えると機器が損傷する場合があります。機器の運用に際しては、電氣的特性または推奨動作条件の表に記された制限を守ってください。

注意: 人体モデル (HBM) は 2 kV、マシン・モデル (MV) は 200 V に適合します。ただし、 $RFIN \pm = 100 \text{ VMM}$ 、 $PAO \pm = 50 \text{ VMM}$ および 1 kV HBM、 $VBATT = 100 \text{ VMM}$ です。RF 出力ピンには ESD 保護機能はありません。

5.2 推奨される動作条件

表 2. 推奨動作条件

特性	記号	最小	標準	最大	単位
電源電圧 ($V_{BATT} = V_{DDINT}$)	V_{BATT}, V_{DDINT}	2.0	2.7	3.4	Vdc
入力周波数	f_{in}	2.405	-	2.480	GHz
環境温度範囲	T_A	-40	25	85	°C
ロジック入力下位電圧	V_{IL}	0	-	30% V_{DDINT}	V
ロジック入力上位電圧	V_{IH}	70% V_{DDINT}	-	V_{DDINT}	V
SPI クロック・レート	f_{SPI}	-	-	8.0	MHz
RF 入力電力	P_{max}	-	-	10	dBm
水晶発振器基準周波数 (802.15.4 標準に適合する動作条件で ±40 ppm)	f_{ref}	16 MHz のみ			

5.3 DC 電氣特性

表 3. DC 電氣特性
(注記がない限り $V_{BATT}, V_{DDINT} = 2.7\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$)

特性	記号	最小	標準	最大	単位
電源電流 ($V_{BATT} + V_{DDINT}$)					
オフ	$I_{leakage}$	-	0.2	1.0	μA
ハイパネート	I_{CCH}	-	2.3	-	μA
ドーズ (CLKO なし)	I_{CCD}	-	35	-	μA
アイドル	I_{CCI}	-	500	800	μA
送信モード	I_{CCT}	-	30	35	mA
受信モード	I_{CCR}	-	37	42	mA
入力電流 ($V_{IN} = 0\text{ V}$ または V_{DDINT}) (全デジタル入力)	I_{IN}	-	-	± 1	μA
入力下位電圧 (全デジタル入力)	V_{IL}	0	-	30% V_{DDINT}	V
入力上位電流 (全デジタル入力)	V_{IH}	70% V_{DDINT}	-	V_{DDINT}	V
出力上位電圧 ($I_{OH} = -1\text{ mA}$) (全デジタル入力)	V_{OH}	80% V_{DDINT}	-	V_{DDINT}	V
出力上位電圧 ($I_{OL} = 1\text{ mA}$) (全デジタル入力)	V_{OL}	0	-	20% V_{DDINT}	V

5.4 AC 電氣特性

表 4. レシーバの AC 電氣特性
(注記がない限り $V_{BATT}, V_{DDINT} = 2.7\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$ 、 $f_{ref} = 16\text{ MHz}$)

特性	記号	最小	標準	最大	単位
1% パケット・エラー率 (PER) の感度 ($-40 \sim +85\text{ }^\circ\text{C}$)	$SENS_{per}$	-	-92		dBm
1% パケット・エラー率 (PER) の感度 (差動チップ検出オン)			-92	-87	dBm
1% パケット・エラー率 (PER) の感度 (差動チップ検出オフ)			-95		dBm
飽和度 (最大入力レベル)	$SENS_{max}$	0	10		dBm
1% PER での隣接チャネル混信 (該当信号 -82 dBm)		0	23	-	dB
1% PER での交互チャネル混信 (該当信号 -82 dBm)		0	35	-	dB
周波数エラー許容値 (合計)		± 100	± 175		kHz
記号レート・エラー許容値		± 40	± 70		ppm

表 5. トランスミッタの AC 電気特性
 (注記がない限り V_{BATT} , $V_{DDINT} = 2.7 V$ 、 $T_A = 25 ^\circ C$ 、 $f_{ref} = 16 MHz$)

特性	記号	最小	標準	最大	単位
電力スペクトル密度 (-40 ~ +85 °C) 絶対限度			-52	-30	dBm
電力スペクトル密度 (-40 ~ +85 °C) 相対限度		20	40		
名目出力電力 (2405 ~ 2480 MHz でレジスタ 12 を {デフォルト値 ,BC} に設定)	P_{out}	-3	0	3	dBm
エラー・ベクタ量	EVM		20	35	%
電力制御範囲 (10 dB ステップ)		-	20	-	dB
無線通信レート		-	250	-	kbps
スプリアス発射			-56	-40	dBm

6 機能の説明

6.1 MC13192/MC13193 の動作モード

MC13192/MC13193 には、低電流での動作を可能にする動作モードがあります。たとえば、 \overline{RST} がネゲートされるとオフ・モードからアイドル・モードに移行します。アイドル・モードでは、SPI がアクティブとなり IC の制御に用いられます。ハイバネート・モードおよびドーズ・モードへの移行は SPI で行われます。表 6 に、これらの各モードおよび移行時間をまとめておきます。各モードの電流ドレインは、「表 3. DC 電気特性」を参照してください。

表 6. MC13192/MC13193 のモード定義および移行時間

モード	定義	対アイドルの移行時間
オフ	すべての IC 機能はオフ。漏損のみ発生。 \overline{RST} はアサート。デジタル出力は \overline{IRQ} を含めてトライ・ステート。	アイドルまで 25 ms
ハイバネート	水晶基準発振器はオフ (SPI は動作停止)。IC は \overline{ATTN} に応答。データは保持される。	アイドルまで 20 ms
ドーズ	水晶基準発振器はオン。CLKO 出力は、1 MHz 以下の周波数でレジスタ 7 のビット 9 がセットされている場合のみ使用可能。 \overline{ATTN} への応答で内部タイマ・コンパレータを通してアイドル・モード移行のプログラムが可能。	アイドルまで $(300 + 1/CLKO) \mu s$
アイドル	水晶基準発振器はオン。CLKO 出力は使用可能。SPI はアクティブ。	
受信	水晶基準発振器はオン。レシーバはオン。	アイドルから 144 μs
送信	水晶基準発振器はオン。トランスミッタはオン。	アイドルから 144 μs

6.2 シリアル・ペリフェラル・インタフェース (SPI)

ホスト・マイクロコントローラは、MC13192/MC13193 を管理し、そのステータスをチェックして、4 線式の SPI ポートを通してデータのリード/ライトを行います。トランシーバは、SPI のスレーブ・デバイスとしてのみ動作します。ホストと MC13192/MC13193 の間のトランザクションは、SPI での複数回の 8 ビット・バーストとして実行されます。SPI には以下の信号があります。

1. チップ・イネーブル (\overline{CE}) – SPI ポートのトランザクションは、アクティブ Low の \overline{CE} 入力信号により組み立てられます。トランザクションの最小サイズは SPI の 3 バーストですが、それ以上のバースト数にも拡張できます。
2. SPI クロック (SPICLK) – ホストは、MC13192/MC13193 に対して SPICLK 入力をドライブします。データは、ゼロ復帰の SPICLK のリード (立ち上がり) エッジでクロックに同期してマスタまたはスレーブに転送され、SPICLK のトレール (立ち下がり) エッジでデータ出力の状態が変化します。

注意

フリースケールのマイクロコントローラの SPI クロック・フォーマットは、CPHA (クロック・フェーズ制御ビット) = 0、CPOL (クロック極性制御ビット) = 0 です。

3. マスタ出力/スレーブ入力 (MOSI) – ホストからの着信データは MOSI 入力で示されます。
4. マスタ入力/スレーブ出力 (MISO) – MC13192/MC13193 は、MISO 出力でマスタに対してデータを提示します。

図 7 に、一般的なマイクロコントローラとの相互接続を示します。

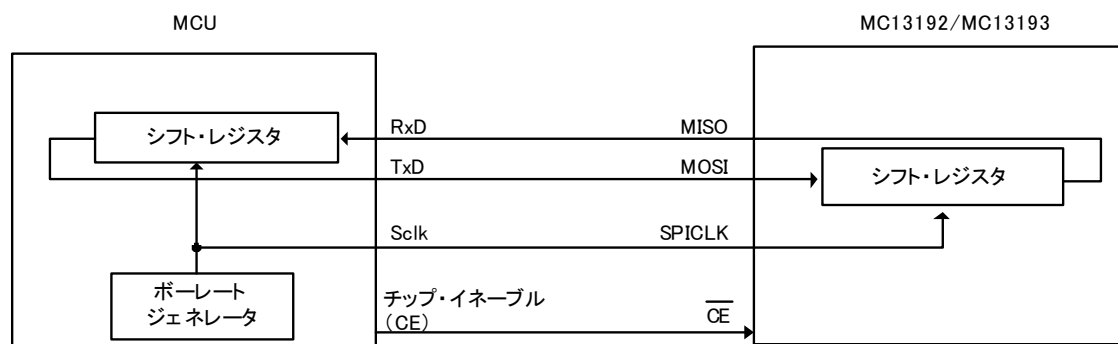


図 7. SPI インタフェース

SPI ポートは完全なスタティック動作ですが、内部のメモリ、タイマ、および割込みアービタは水晶基準発振器が生成する内部クロック (CLK_{CORE}) に基づいて、SPI レジスタから内部レジスタやメモリへの通信を処理します。

6.2.1 SPI のバースト処理

MCU の SPI ポートは、8 ビットのバーストで最上位ビット (MSB) から順にデータを送信します。マスタ (MCU) は MOSI ラインでスレーブ (トランシーバ) にバイトを送出し、スレーブは MISO ラインでマスタにバイトを送出します。MC13192/MC13193 のトランザクションは、SPI の 3 つ以上のバースト長で実行されます。図 8 に、単独の SPI バーストのタイミングを示します。

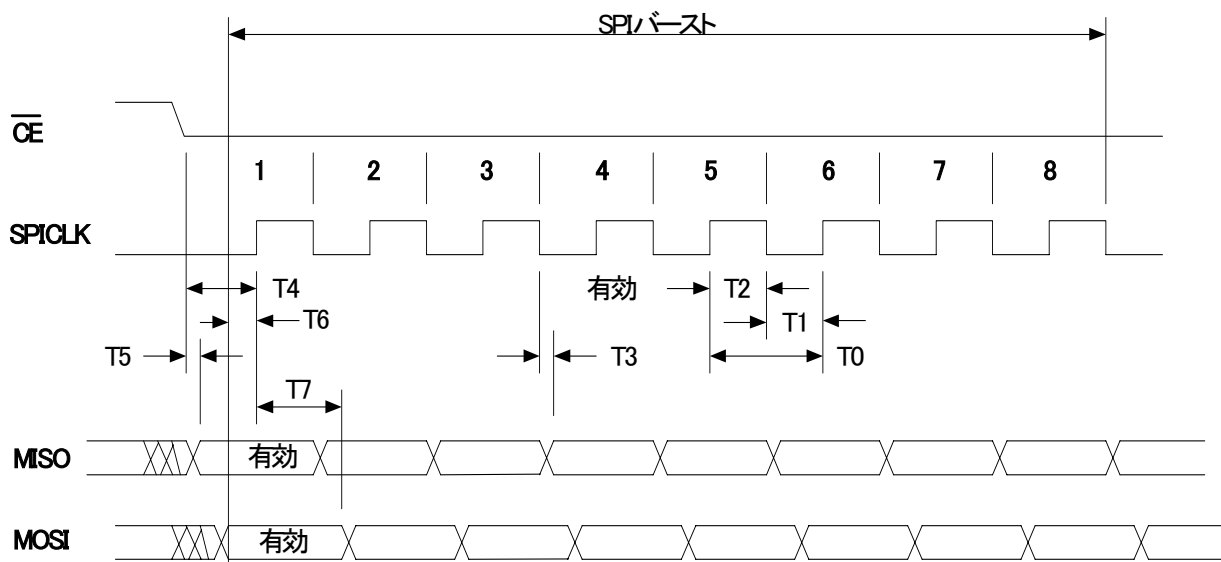


図 8. SPI バーストのタイミング図

表 7. SPI タイミング仕様

記号	パラメータ	最小	標準	最大	単位
T0	SPICLK 周期	125			ns
T1	パルス幅、SPICLK Low	62.5			ns
T2	パルス幅、SPICLK High	62.5			ns
T3	遅延時間、SPICLK 立ち下がりエッジから MISO データ有効		15		ns
T4	セットアップ時間、 \overline{CE} Low から SPICLK 立ち上がりエッジ		15		ns
T5	遅延時間、 \overline{CE} Low から MISO 有効		15		ns
T6	セットアップ時間、MOSI 有効から SPICLK 立ち上がりエッジ		15		ns
T7	ホールド時間、SPICLK 立ち上がりエッジから MOSI 有効		15		ns

6.2.2 SPI のトランザクション処理

MCU の SPI ポートは 8 ビットのバーストでデータを送信しますが、MC13192/MC13193 は SPI トランザクションの全体を \overline{CE} でフレーミングする必要があり、1 つのトランザクションでは 3 つ以上のバーストが実行されます。トランザクションの開始は、 \overline{CE} を Low にアサートすることで通知されます。最初の SPI バーストはトランシーバ (MOSI は有効) に対する 8 ビット・ヘッダのライトで、このヘッダによりアクセス対象の内部リソースの 6 ビット・アドレス、およびアクセスがリードからライトかが定義されます。ライトとは MC13192/MC13193 へのデータのライト、リードとは SPI マスタへのデータのライトのことです。それ以降の SPI バーストは、トランシーバへのデータのライト (MOSI は有効) またはトランシーバからのデータのリードです (MISO は有効)。

SPI バスはマスタとスレーブの間で同時にデータを送出することが可能ですが、MC13192/MC13193 はこのモードを実行しません。データ・バイト数 (ペイロード) は最小で 2 バイトで、アクセスのタイプに応じてそれ以上のバイト数に拡張できます。最後の SPI バーストが完了すると CE が High にネゲートされ、トランザクションの終了が通知されます。SPI レジスタとトランザクションの詳細については、『MC13192/MC13193 Reference Manual』(パーツ番号: MC13192RM/D) を参照してください。

図 9 に、2 バイトのペイロードでの SPI リード・トランザクションの例を示します。

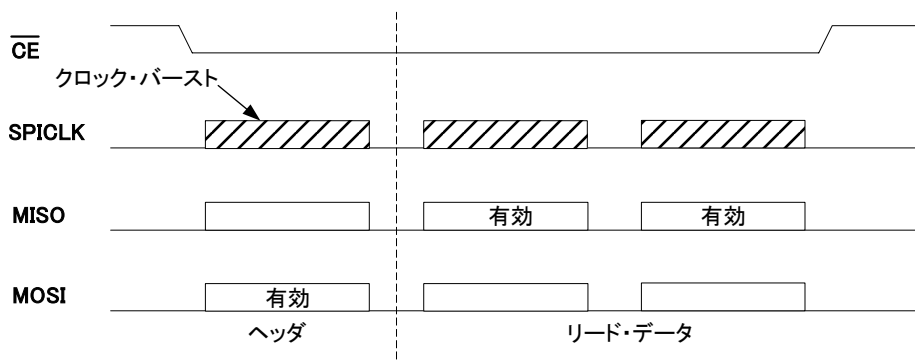


図 9. SPI リード・トランザクション

7 ピン接続

表 8. ピン機能の説明

ピン番号	ピン名	タイプ	説明	機能
1	RFIN-	RF 入力	LNA 負差動入力	
2	RFIN+	RF 入力	LNA 正差動入力	
3	未使用		グラウンド接続	
4	未使用		グラウンド接続	
5	PAO+	RF 出力 / DC 入力	電力増幅器正出力。オープン・ドレイン。 V _{DDA} に接続。	
6	PAO-	RF 出力 / DC 入力	電力増幅器負出力。オープン・ドレイン。 V _{DDA} に接続。	
7	未使用		グラウンド接続	
8	GPIO4	デジタル入力 / 出力	汎用入出力 4	
9	GPIO3	デジタル入力 / 出力	汎用入出力 3	
10	GPIO2	デジタル入力 / 出力	汎用入出力 2。gpio_alt_en (レジスタ 9、 ビット 7 = 1) なら GPIO2 は “CRC 有効” インジケータとして機能。	
11	GPIO1	デジタル入力 / 出力	汎用入出力 1。gpio_alt_en (レジスタ 9、 ビット 7 = 1) なら GPIO1 は “アイドル以 外” インジケータとして機能。	
12	RST	デジタル入力	アクティブ Low リセット。Low に保持する と IC はオフ・モードとなり、RAM および SPI レジスタのすべての内部情報は失われ る。High なら IC はアイドル・モードに移行 し、SPI はデフォルト・ステート。	
13	RXTXEN	デジタル入力	アクティブ High。Low から High に変化させ ると、SPI 設定に応じて RX または TX の シーケンスが起動する。High に保持すると (VDDINT に接続する)、SPI は RX または TX のシーケンスを起動する。Low に保持す るとアイドル・モードに設定される。	
14	ATTN	デジタル入力	アクティブ Low アテンション。ハイバネー ト・モードまたはドーズ・モードの IC をア イドルに移行させる。	
15	CLKO	デジタル出力	ホスト MCU へのクロック出力。プログラム 可能周波数： 16 MHz、8 MHz、4 MHz、2 MHz、1 MHz、 62.5 kHz、32.786+ kHz (デフォルト)、 16.393+ kHz	
16	SPICLK	デジタル・クロック入 力	SPI インタフェースの外部クロック入力	
17	MOSI	デジタル入力	マスタ出力 / スレーブ入力。SPI データ入力 専用。	
18	MISO	デジタル出力	マスタ入力 / スレーブ出力。SPI データ出力 専用。	
19	CE	デジタル入力	アクティブ Low チップ・イネーブル。SPI 送信のイネーブル。	

表 8. ピン機能の説明（続き）

ピン番号	ピン名	タイプ	説明	機能
20	$\overline{\text{IRQ}}$	デジタル入力	アクティブ Low 割込み要求	オープン・ドレイン・デバイス。プログラム可能な 40 k Ω 内部プルアップ。割込みは負荷容量が 20 pF 未満なら 6 μ s ごとにサービシス可能。オプションの外部プルアップは 4 k Ω 以上が条件。
21	VDDD	電源出力	デジタル調整電源バイパス	グラウンドから分離
22	VDDINT	電源入力	デジタル・インタフェース電源およびデジタル調整器入力。バッテリーに接続。	2.0 ~ 3.4 V。グラウンドから分離。
23	GPIO5	デジタル入力 / 出力	汎用入出力 5	
24	GPIO6	デジタル入力 / 出力	汎用入出力 6	
25	GPIO7	デジタル入力 / 出力	汎用入出力 7	
26	XTAL1	入力	水晶基準発振器入力	16 MHz の水晶および負荷キャパシタに接続
27	XTAL2	入力 / 出力	水晶基準発振器出力 注意： このピンは 16 MHz ソースとしてロードすることはできません。16 MHz 出力はピン 15 (CLKO) を 16 MHz にプログラムして計測してください。詳細は『MC13192/MC13193 Reference Manual』を参照してください。	16 MHz の水晶および負荷キャパシタに接続
28	VDDL02	電源入力	LO2 VDD 電源。VDDA に外部接続。	
29	VDDL01	電源入力	LO1 VDD 電源、VDDA に外部接続。	
30	VDDVCO	電源出力	VCO 調整電源バイパス	グラウンドから分離
31	VBATT	電源入力	アナログ電圧調整器入力。バッテリーに接続。	グラウンドから分離
32	VDDA	電源出力	アナログ調整電源出力。外部で VDDL01 および VDDL02 に直接接続、周波数トラップを通して PAO 土に接続。	グラウンドから分離
EP	グラウンド		外部のパドル / フラグ・グラウンド	グラウンドに接続

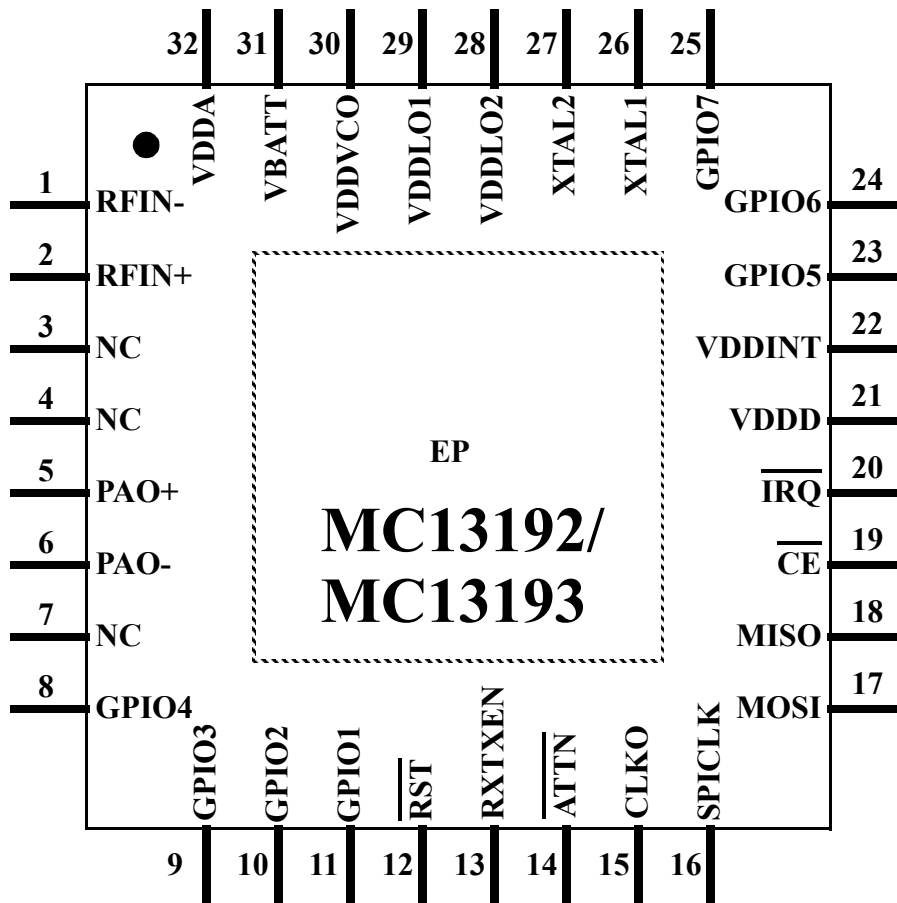


図 10. ピン接続（上面図）

8 アプリケーション情報

8.1 水晶発振器の基準周波数

IEEE 802.15.4 仕様は、周波数の誤差を± 40 ppm の精度に収めることを定めています。つまり、トランスミッタとレシーバ間のオフセットの合計が最大 80 ppm でも性能の許容値です。この仕様を満たすための最大の要素は、水晶発振器の基準周波数の誤差です。この誤差にはさまざまな要因がかかわっており、水晶の仕様では以下の数値が明記されています。

1. 水晶の共振周波数の固有（または生成）誤差。
2. 温度にともなう水晶共振周波数の変化。
3. 時間経過（経年変化）にともなう水晶共振周波数の変化。
4. 負荷容量（プリング）にともなう水晶共振周波数の変化。以下の影響を受けます。
 - a) 外部の負荷キャパシタ値—固有誤差および温度にともなう変化
 - b) 外部のトリム・キャパシタ値—固有誤差および温度にともなう変化
 - c) 水晶ピン・ノードの浮遊容量—オンチップの浮遊容量、パッケージの浮遊容量、基板の浮遊容量、およびその固有誤差と温度にともなう変化

フリースケールは、16 MHz の水晶の負荷容量を 9 pF 未満にすべきことを規定しています。MC13192/MC13193 には基準分周器がなく、使用可能な周波数は 16 MHz だけです。9 pF 以上の負荷容量を必要とする水晶は、負荷が増幅器回路の性能に影響するという理由で使用を禁じています。水晶メーカーは、負荷容量を水晶の 2 つの端子間で観察される外部容量の合計値と定義しています。MC13192/MC13193 の発振器増幅の設定では、水晶の各端子の均衡した 2 つの負荷キャパシタをグラウンドに接続する必要があります。そのため、キャパシタは水晶側からは直列に接続されているように認識されます。したがって、適切な負荷設定のためにはそれぞれが 18 pF 未満でなければなりません。

基準設定では、評価値で各 6.8 pF の外部負荷キャパシタが 8 pF の負荷容量を必要とする水晶に接続されます。デフォルトの内部トリム・キャパシタ (2.4 pF) と浮遊容量の合計値 (6.8 pF) を加えると 9.2 pF で、最終的な値は 16 pF です。浮遊容量の値は、デフォルトの内部トリム・キャパシタ値と一定の基板レイアウトを想定した実験値です。基板レイアウトが異なれば外部の負荷キャパシタ値も変化します。オンチップのトリムは、SPI を通してトリム値を調整し、CLKO の周波数を観察して、標準値に最も近い値を決定するのに使用されます。各内部トリムの負荷キャパシタのトリム範囲は、20 fF ステップで約± 2.5 pF です。

内部トリム容量の固有誤差は、約± 15% です。

MC13192/MC13193 は基準周波数の補正機能がチップ上に用意されており、ほぼすべての固有誤差を補正して、周波数を基板ベースで 0.12 ppm 内に収めることが可能です。

誤差解析では、前述したすべての要素に基づいて予測が行われます。最悪ケースの誤差はすべての要素が同じ傾向に変化する結果と想定するか、RSS（自乗和平方根）解析法で各要素の統計的な説明を行うかどうかは、技術的な判断です。経年変化は通常は ppm/年 で表され、製品設計者はそれに基づいて予測される製品寿命の年数を判定できます。すべての要素を考慮すれば、IEEE 802.15.4 仕様に適合する水晶および外部負荷キャパシタの必要な仕様を決定できます。

8.2 設計例

図 11 に、MC13192/MC13193 と MCU のインタフェースを制御する場合の基本的な構成図を示します。表 9 に、部品表 (BOM) のリストを示します。

MC13192/MC13193 は、平衡型のプリント配線アンテナ構造に適合した差動 RF 入力/出力を装備しています。また、アプリケーション回路ではプリント配線アンテナやチップ・アンテナなどのシングル・エンドの構造を市販のチップ・バルンや同等のマイクロストリップと併用できます。PAO+ および PAO- は、アナログ調整器出力の VDDA への接続が必要です。この接続は、該当の設計でバルンを使用して行います。

16 MHz の水晶は、可能なかぎり MC13192/MC13193 に近接して実装することが推奨されます。その理由は、水晶トリムは一覧表にある Daishinku 社の水晶 (表 10 参照) をデフォルトで想定しており、同じく表にある 6.8 pF の負荷キャパシタンスを使用するからです。それ以外の水晶を使用する場合は、負荷容量 (浮遊容量など) が既定値の 9 pF 以下であることが求められます。バイパス・キャパシタも外部の影響を受けやすいため、デバイスに近接して配置する必要があります。未使用のピンは、図に示すようにグラウンドに接続してください。

SPI と MCU の接続には、 \overline{CE} 、MOSI、MISO、および SPICLK を使用します。SPI は、8 MHz 以下の周波数での動作が可能です。CLKO は、オプション設定で MCU に対してクロックを供給できます。CLKO 周波数は SPI でプログラムすることができ、デフォルトは 32.786+ kHz (16 MHz/488) です。 \overline{ATTN} ラインは、MCU の GPIO によるドライブ (図参照)、またはスイッチや他のハードウェアでの制御が可能です。ハードウェアで制御する場合は、MCU をスリープ・モードに設定して、MC13192/MC13193 が \overline{ATTN} ラインでウェイク・アップするときに CLKO でウェイク・アップするようにできます。RXTXEN は、MCU の制御に基づく受信または送信シーケンスの起動に使用できます。この場合には、RXTXEN は図の接続により MCU GPIO で制御する必要があります。それ以外は、RXTXEN を High に保持しておく受信または送信シーケンスは SPI コマンドで起動されます。デバイス・リセット (\overline{RST}) は、MCU GPIO への接続を通して制御されます。

MC13192/MC13193 のストリーミング・モードでは、802.15.4 MAC/PHY ソフトウェアに関しては MC13192/MC13193 の GPIO1 は“アイドル以外”および GPIO2 は“CRC 有効”の CCA (Clear Channel Assessment) の結果インジケータとして機能するため、汎用には使用できません。

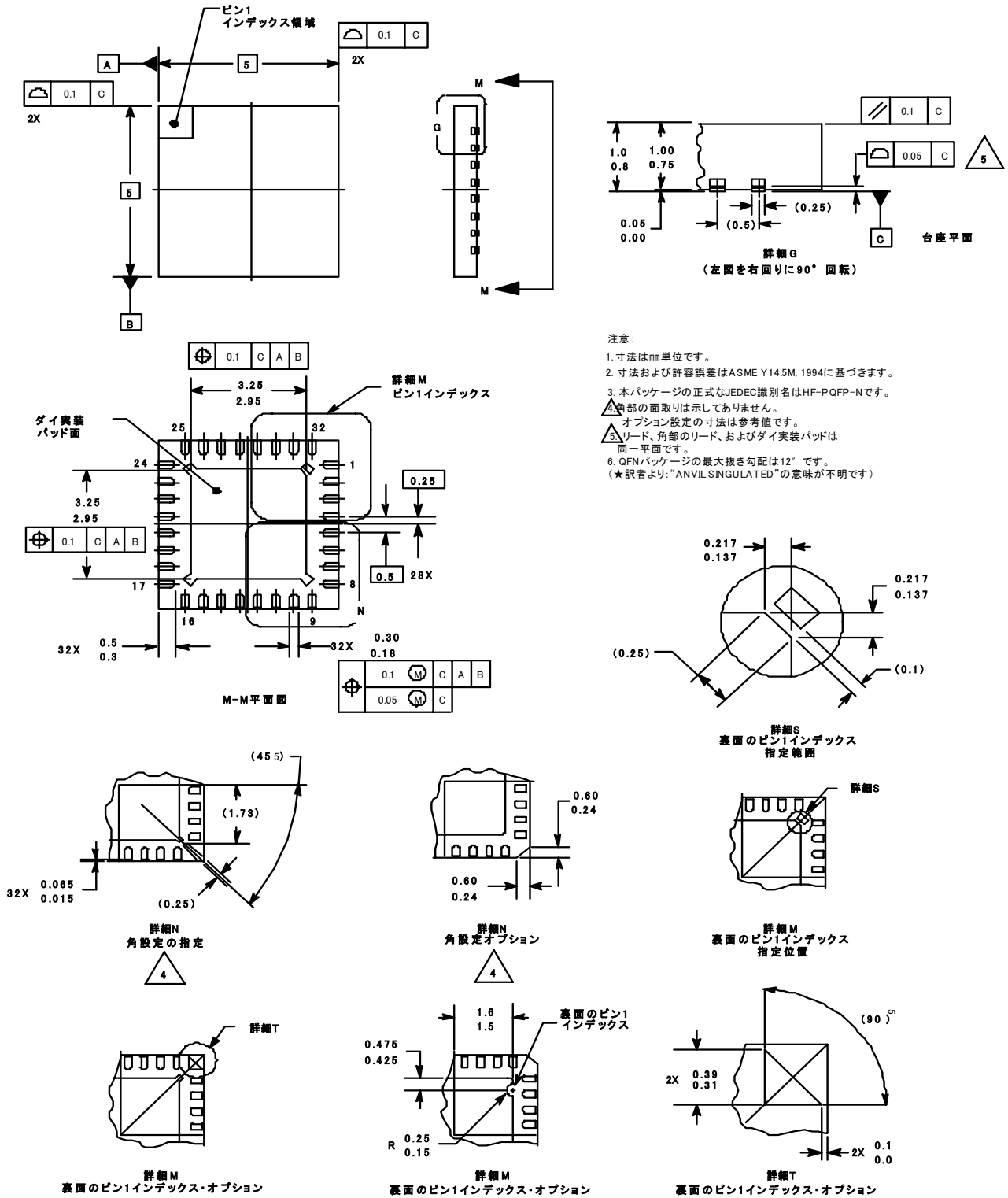
表 9. MC13192/MC13193 と MCU のインタフェースの部品表 (BOM)

項目	数量	参照記号	パーツ	製造会社
1	1	ANT1	F_Antenna	プリント配線
2	1	C1	1 μ F	
3	3	C2, C3, C4	220 nF	
4	2	C5, C6	6.8 pF	
5	5	C7, C8, C9, C10, C11	10 pF	
6	1	C12	0.5 pF	
7	1	IC1	MC13192/MC13193	フリースケール・セミコンダクタ
8	1	IC2	μ PG2012TK-E2	NEC
9	1	J1	SMA ソケット、メス型	
10	1	L1	6.8 nH	
11	2	L2, L3	8.2 nH	
12	1	R1	470 k Ω	
13	2	R2, R3	0 Ω	
14	1	X1	16.000 MHz, Type DSX321G, ZD00882	KDS、Daishinku 社
15	2	Z1, Z2	LDB212G4020C-001	Murata

表 10. Daishinku、KDS-DSX321G、ZD00882 水晶の仕様

パラメータ	値	単位	条件
タイプ	DSX321G		表面実装
周波数	16	MHz	
周波数誤差	± 20	ppm	25 $^{\circ}$ C \pm 3 $^{\circ}$ C時
等価直列抵抗	100	Ω	最大
温度変化	± 20	ppm	-10 $^{\circ}$ C \sim +60 $^{\circ}$ C
負荷容量	8.0	pF	
ドライブ・レベル	10	μ W	$\pm 2 \mu$ W
分岐容量	2	pF	最大
発振モード			基準

9 パッケージ情報



- 注意:
1. 寸法はmm単位です。
 2. 寸法および許容誤差はASME Y14.5M, 1994Iに基づきます。
 3. 本パッケージの正式なJEDEC識別名はHF-PQFP-Nです。
 4. 角部の面取りは示してありません。
 5. オプション設定の寸法は参考値です。
 6. リード、角部のリード、およびダイ実装パッドは同一平面です。
 7. QFNパッケージの最大抜き勾配は12°です。
 8. (*訳者より: "ANVIL SINGULATED"の意味が不明です)

How to Reach Us:

Home Page:
www.freescale.com

Web Support:
<http://www.freescale.com/support>

USA/Europe or Locations Not Listed:
Freescale Semiconductor, Inc.
Technical Information Center, EL516
2100 East Elliot Road
Tempe, Arizona 85284
+1-800-521-6274 or +1-480-768-2130
www.freescale.com/support

Europe, Middle East, and Africa:
Freescale Halbleiter Deutschland GmbH
Technical Information Center
Schatzbogen 7
81829 Muenchen, Germany
+44 1296 380 456 (English)
+46 8 52200080 (English)
+49 89 92103 559 (German)
+33 1 69 35 48 48 (French)
www.freescale.com/support

Japan:
Freescale Semiconductor Japan Ltd.
Headquarters
ARCO Tower 15F
1-8-1, Shimo-Meguro, Meguro-ku,
Tokyo 153-0064, Japan
0120 191014 or +81 3 5437 9125
support.japan@freescale.com

Asia/Pacific:
Freescale Semiconductor Hong Kong Ltd.
Technical Information Center
2 Dai King Street
Tai Po Industrial Estate
Tai Po, N.T., Hong Kong
+800 2666 8334
support.asia@freescale.com

For Literature Requests Only:
Freescale Semiconductor Literature Distribution Center
P.O. Box 5405
Denver, Colorado 80217
1-800-441-2447 or 303-675-2140
Fax: 303-675-2150
LDCForFreescaleSemiconductor@hibbertgroup.com

本書に記載された情報は、システムおよびソフトウェア開発者がフリースケール製品を使用できるよう補助することのみを目的としています。本書に記載された情報に基づく集積回路の設計 / 製造に関する明示的または暗黙のライセンスを許諾するものではありません。

当社は、本書に記載した製品について、信頼性、機能または設計を改善するために予告なく変更を加える権限を保有しています。当社はここに記載した製品、回路の適用、使用に起因するいかなる責務をも負うものではなく、また、当社の特許権または第三者の権利に基づくライセンスを許諾するものではありません。仕様として記述される「標準 (Typical)」パラメータは各用途において変化する場合があり、実際の性能は長期間で変動する可能性があります。「標準」パラメータを含むすべての動作パラメータは、利用者側で技術担当者が使用環境に応じて適切な値に設定することが求められます。当社の製品は、外科的に人体に移植することを意図したシステムの構成部品として、または、他の生命維持を意図した用途に、または、当社の製品の不具合により人体に危害を加えたり死に至らしめるかもしれない状況が発生するような用途に使用するために、設計、意図または認可されているものではありません。購入者が万一このような意図または認可されていない用途のために当社の製品を購入あるいは使用する場合、購入者は、当社およびその役員、従業員、子会社、関連会社、代理店に対し、直接または間接を問わず、当該使用に関連した傷害や死についてのすべての申し立て（たとえ、当社が部品の設計や製造において不注意であったという主張であったとしても）から生ずるすべての請求、費用、損害、および相当の弁護士費用を補償し、被害が及ばないものとするものとします。



Freescale および Freescale のロゴマークは、フリースケール社の商標です。文中に記載されている他社の製品名、サービス名等は、それぞれ各社の商標です。

© Freescale Semiconductor, Inc. 2007. All rights reserved.

MC13192/DJ
Rev. 2.7
06/2007
(原文 MC13192/D Rev.2.6、11/2004)