

P2020DS

統合型メディア／通信プロセッサ開発システム

概要

P2020/P2010開発システム(P2020DS)は、組み込みアプリケーション用のハードウェアおよびソフトウェアの開発に理想的です。このシステムは、フリースケールの高集積QorIQ(コア・アイキュー) P2020プロセッサと最先端の外部コンポーネントを活用しています。

P2020Eプロセッサの高集積度は、システム・コストの低減、性能の向上、およびボード設計の簡素化に貢献します。P2020Eプロセッサの特徴は以下の通りです。

Power Architecture®テクノロジーに基づくデュアルe500コア

- 800~1200 MHzの動作周波数
- 512 KBフロントサイドL2キャッシュ(ECCおよびハードウェア・キャッシュ・コヒーレント機能をサポート)
- 36ビットの物理アドレッシング
- 倍精度浮動小数点サポート

システム・ユニット

- 64/32ビットDDR2/DDR3コントローラ (ECCサポート付き)
- SEC 3.1統合セキュリティ・エンジン
- Open-PIC準拠割り込みコントローラ、パフォーマンス・モニタ、デュアルI²C、タイマ、16本のGPIOピン、DUART
- 16ビット拡張ローカル・バス(NAND Flashメモリからブート可能)
- USB 2.0ホスト・コントローラ(ULPIインタフェース)
- SPIコントローラ(SPIシリアルFlashメモリからブート可能)
- SD/MMCカード・コントローラ(Flashカードからブート可能)
- 3チャンネルの10/100/1000 Ethernetコントローラ(eTSEC)
 - ジャンボ・フレームをサポート
 - SGMIIインタフェース
 - その他の強化機能: パーサ/ファイラ、QoS、IPチェックサムのおフロード、ロスレス・フロー制御

- IEEE® 1588 v2サポート
- 2つのシリアルRapidIO®コントローラ(最大3.125 GHz)
- 3つのPCI Express® 1.0aコントローラ

P2010Eは、P2020Eのシングルコア・バージョンです。また、Eの記号が付くデバイスは、安全な通信に必要な各種暗号化アルゴリズムをサポートするセキュリティ・エンジンを搭載した製品です。

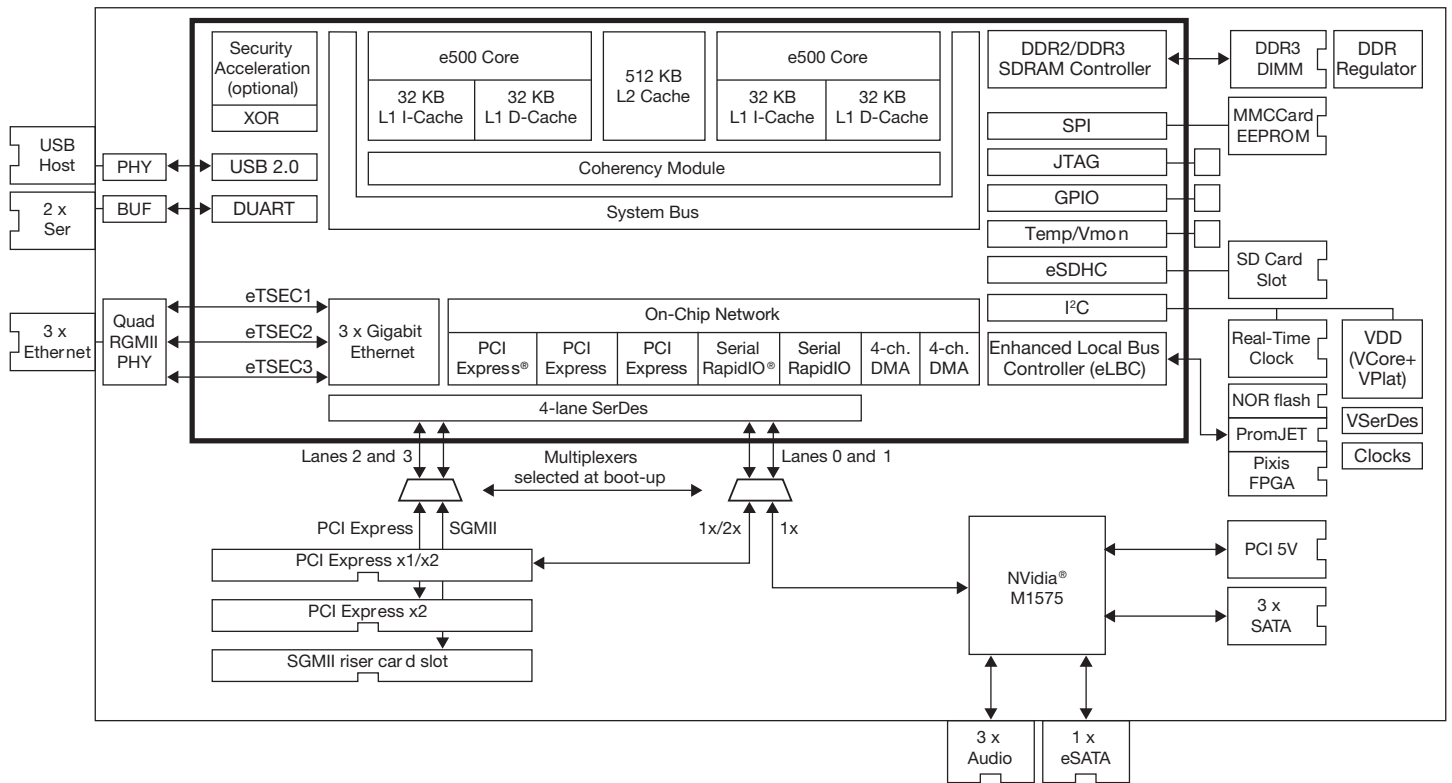
P2020DSは、ボード・サポート・パッケージ(BSP)がプリインストールされています。このBSPは、ブートローダ(u-boot)と汎用Power Architectureテクノロジー・システムベースのLinux®カーネルから構成されます。u-bootバイナリとLinuxカーネルは、P2020DS開発システムの出荷時にボード上のFlashメモリに書き込まれており、ハードディスクにはファイル・システムがプリインストールされています。

P2020DSのBSPは、既存のオープン・ソース・コンフィギュレーション・スクリプトとソース・コード・パッケージを利用したツール群であるLinux Target Image Builder(LTIB)を含みます。ソース・コード・パッケージには、ブートローダとLinuxカーネル・ソースに加えて、アプリケーションを構築するための多くのユーザ空間ソース・コード・パッケージが含まれます。また、LTIBはBSPの構築に必要なコンパイラ・パッケージも提供しています。フリースケールの開発者は、LTIBを利用して幅広いフリースケール製品向けのBSPを作成しています。LTIBは、フリースケール製品をサポートするための多くのコードを利用しており、同時にプラットフォーム特有の修正が必要なコンポーネントのカスタマイズも容易にしています。



P2020DSには、多くのサードパーティ・アプリケーションも用意されています。これらのアプリケーションは、通常はフリースケールが提供するBSPをベースとしており、ハードディスクにインストールできます。このプラットフォーム用のサードパーティ・アプリケーションのデモンストレーションや詳細情報の入手については、お近くのフリースケール製品正規代理店にお問い合わせください。

P2020DS ブロック図



P2020E 開発システム

- Power Architectureテクノロジーに基づく P2020E QorIQマルチコア通信プロセッサ
- メモリ
 - 2GB DDR3 DIMM
 - 128MB NOR フラッシュ・メモリ
 - 16MB SPI ROM
 - 256B NVRAM
- PCI Express : デュアル x2 スロット
- Ethernet
 - eTSEC1 : RGMII
 - eTSEC2 : RGMII or SGMII
 - eTSEC3 : RGMII or SGMII
- IEEE1588
 - 精密発振器からのクロック入力
 - テスト・ヘッダからアクセス可能
- デュアルI²C
- SD/MMCカード・スロット
- USB Type A コネクタ
- UARTs : 2つのDB9コネクタ
- SATA2
- GPIO: 16本
- 3つの10/100/1000 Ethernet コネクタ
- SGMII ライザ・カード・スロット
- システム・ロジック (Pixis FPGA)
 - システム・リセット・シーケンスの管理
 - システム・バスとPCIクロック・スピードの選択
 - システム・コントロールとモニタリング用のレジスタ実装
- システム・クロック
 - 33 MHz~166 MHzの範囲内で選択可能なSYSCLKスイッチ
- DDRクロック
 - 33 MHz~166 MHzの範囲内で選択可能なDDRCLKスイッチ
- 電源供給
 - VDDとVDD_PLAT向けのレギュレータ (nominally 1.05V)
- 資料
 - リファレンス・マニュアル
 - 回路図
 - 部品 (BOM) リスト
 - ボードのエラッタ
 - コンフィグレーション・ガイド
- ソフトウェア
 - Linux 2.6.x カーネル
 - クロス・コンパイラとネイティブのGNUツールチェーン
 - CodeWarrior USB TAP

フリースケール・セミコンダクタ製品の最新情報については、www.freescale.co.jp (日本語) または www.freescale.com (英語) のWebサイトをご覧ください。



本書に記載された内容および仕様は予告なく変更される場合があります。FreescaleならびにFreescaleのロゴマークは、フリースケール社の商標です。文中に記載されている他社の製品名、サービス名等はそれぞれ各社の商標です。Power Architecture、Power.org ならびにPower、Power.orgのロゴマーク、関連するマークはPower.orgの商標であり、ライセンスのもとで使用されています。フリースケールの製品は「外国為替及び外国貿易法」(日本)ならびに「米国輸出管理規則」の適用を受ける場合がありますので同法に基づき手続きが必要です。
©2009 フリースケール・セミコンダクタ・インク