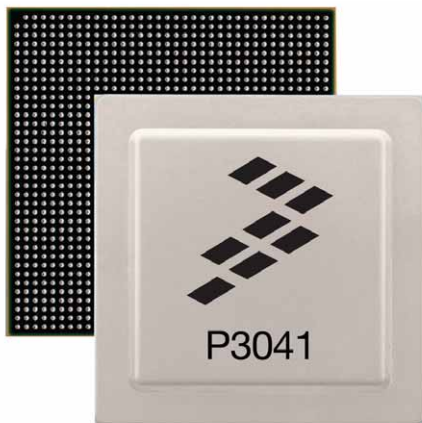


P3シリーズ

P3041 低消費電力クワッドコア・プロセッサ



概要

QorIQ P3041プロセッサは、P4プラットフォームで初めて開発されたアーキテクチャ技術を活用しながら、消費電力を抑えるように最適化したクワッドコア・デバイスです。Power Architecture®テクノロジーに基づくP3041は、P4プラットフォーム・プロセッサと同じ多くのアプリケーションに適合しますが、電力効率とコスト効率がより改善されたソリューションを提供するように設計されています。

P3041は、P4プラットフォームの特長である低レイテンシの3階層キャッシュ、堅牢な仮想化をサポートするハードウェア・ハイパーバイザ、コアの packets 処理の負荷を軽減するデータ・パス・アクセラレーション・アーキテクチャ (DPAA)、内部のボトルネックを解消するCoreNetスイッチ・ファブリックなどの機能を継承します。そのため、P3041ではP4プラットフォームだけではなく同じアーキテクチャを採用するP5プラットフォームに対するアーキテクチャ互換性も維持されています。

P3041プロセッサは、P4およびP5プロセッサと同じ37.5 mm×37.5 mmの1295ピン・パッケージを採用しており、幅広い性能レベルでのピン互換性を実現します。アーキテクチャの共通性およびピン互換性を備えているため、開発者は以下のようなさまざまな要求仕様を持つ複数のアプリケーションで同一のソフトウェアおよびプリント基板(PCB)を利用することが可能です。

- 低消費電力のミッドレンジの制御プレーン/デ

ータ・プレーン統合システム(P3プラットフォーム)

- 高性能のデータ・パス処理 (P4プラットフォーム)
- 高性能の制御プレーン・アプリケーション (P5プラットフォーム)

アーキテクチャの特長

- 3階層のキャッシュ: 各コアは、命令/データ用に各32 KBの低レイテンシL1キャッシュ、および128 KBのプライベート・バックサイドL2キャッシュを搭載します。L2キャッシュは、ECC保護機能を備えた8ウェイ・セット・アソシアティブのキャッシュです。L2キャッシュに命令をロックする機能を使い、パケット処理用の“ホット”コードが常にキャッシュにヒットする状態にすることで、アプリケーション処理を高速化することができます。L3キャッシュは1 MBの共有キャッシュで、コア間の通信を補助するとともにメイン・メモリへのアクセスを最小限に抑えます。
- ハードウェア・ハイパーバイザ: e500mcコアは、各コアが他のコアから完全に独立して個別のオペレーティング・システムを実行できるように設計された、ハードウェア・ハイパーバイザをサポートします。ハイパーバイザは、マルチコア環境でリソースの共有と分割を管理し、あるコアが不正なコードまたはプログラム・エラーによってリードまたはライト・アクセスが許可されていない領域へアクセスしないように保護します。また、各I/Oを複数のコア間で共有または分割したり、外部からのメモリ・マップ形式のトランザクションがメモリ・マップの該当の範囲にのみライトされるように保証します。
- DPAA: コアによる共通の packets 処理の実行負荷を軽減します。たとえば、DPAAは受け付けた packets のヘッダの抽出、条件の適用、分類、および packets 用のデータ・バッファの管理を実行します。この処理は、3段階のスケジューリングに基づいてコアに割り当てられるため、 packets のワークロードが複数のコアに分散されます。
- CoreNetスイッチ・ファブリック: ファブリックをベースとするインタフェースで、オンチップのスケラブルなポイント・ツー・ポイント接続

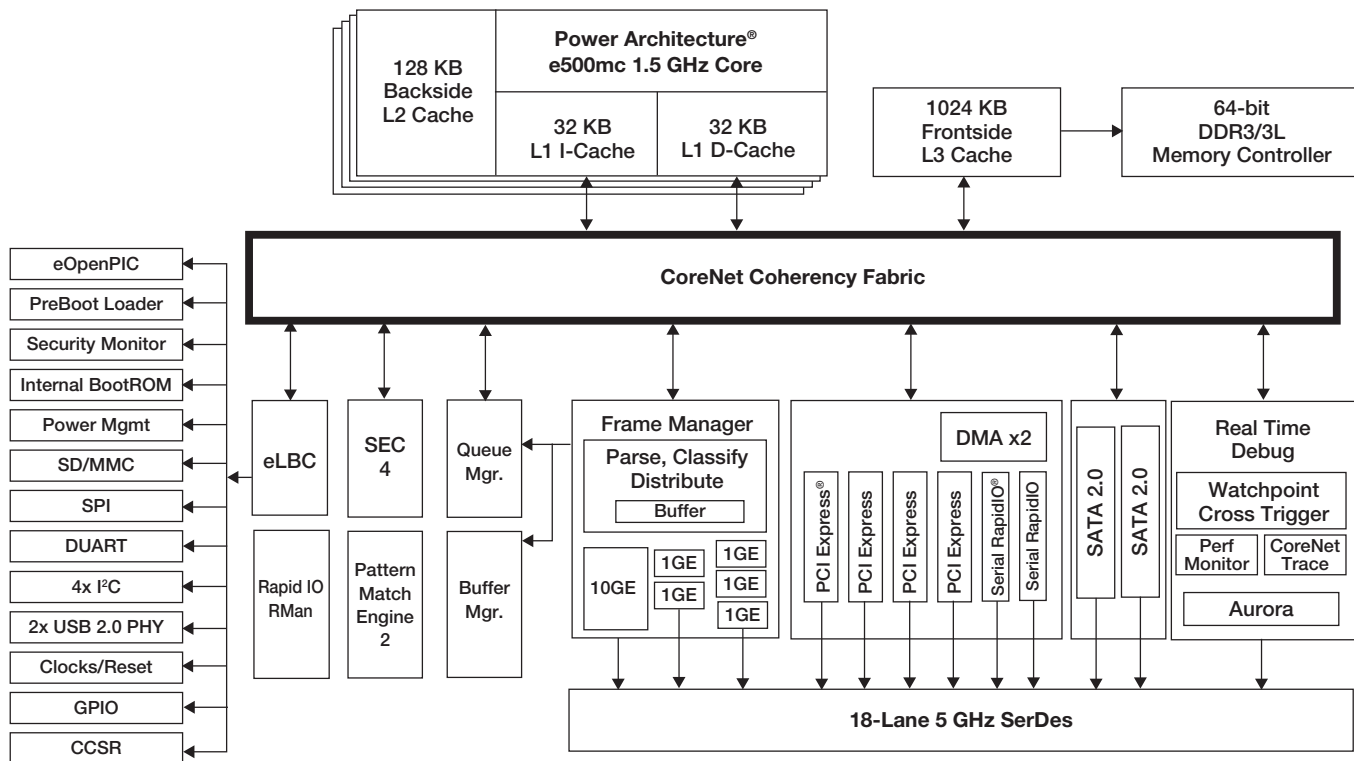
によりファブリックに接続された複数のリソースとの間の同時トラフィックを処理することで、シングルポイント・ボトルネックを解消してリソースの競合を防ぎます。この機能は、他のマルチコア・システムで一般的な共有バス・アーキテクチャの拡張にともなうバス競合とレイテンシの問題を解消するように設計されています。

ターゲット・アプリケーション

P3ファミリのターゲットは、従来の世代では各機能が個別のデバイスで実装されていた制御プレーン/データ・プレーン統合アプリケーションです。通常は、1つまたは2つのコアで制御プレーンを実装し、それ以外のコアでデータ・プレーンを実装します。ハードウェア・ハイパーバイザは柔軟なコア分割を安全に実現する機能を備えており、SMPを動作させるコア・グループ、独立して動作させるコア、並列で動作させるコア、またはエンドユーザ・アプリケーションを動作させるコアなどの構成が可能です。この機能は、同様の特性を備えたさまざまなアプリケーションに応用することができます。

- 統合アクセス・ルータ(IAD)。デュアルSATAポートにより、統計データや大規模データベース用の高速で低コストのストレージ・オプションを実現できます。P3041は2.5 Gbps Ethernetをサポートするため、SGMIIと比べてスイッチの接続性能を1ランク上のレベルに引き上げることができます。
- 基地局用ネットワーク・インタフェース・カード(NIC)。デュアルSerial RapidIO®ポート(最大5 GHz)は、冗長性確保や複数接続に利用可能で、どちらもバックプレーンまたはDSPファームに接続できます。機能強化されたType 11メッセージングおよびType 9データ・ストリーミングの新規サポートにより、Serial RapidIOのインタコネクを制御プレーン・インタフェースとして利用できるだけでなく、高効率のデータ・パスとしての本来の性能を発揮させることが可能です。

P3041ブロック図



主な特長

Power Architectureテクノロジーに基づく4つのe500mcコア

- 4つのe500mcコア (最大1.5 GHz)
- コア毎の128 KBのバックサイドL2キャッシュ

メモリ・コントローラ

- 最大1.3 GHzのDDR3/3L
- 32/64ビット・データ・バス (ECC機能付き)

高速インタコネクタ

- 18本の5 GHz SerDesレーン
- 4つの5 GHz PCI Express® 2.0コントローラ
- 2つの5 GHz Serial RapidIO 2.1コントローラ
- 2つの3 Gbps SATA 2.0
- 2つのPHY内蔵USB 2.0

CoreNetスイッチ・ファブリック

- 1 MBの共有L3キャッシュ (ECC機能付き)

Ethernet

- 5つの10/100/1000 Ethernetコントローラ
- 1つの10 Gigabit Ethernetコントローラ
- 全コントローラがクラシフィケーション、ハードウェア・キューイング、ポリシング、バッファ管理、チェックサム・オフロード、QoS、ロスレス・フロー制御、IEEE® 1588の機能を装備
- 最大で1つのXAUI、4つのSGMIIまたは2.5 Gbps SGMII、2つのRGMII

データ・バス・アクセラレーション

- SEC 4.0: 公開鍵アクセラレータ、DES、AES、メッセージ・ダイジェスト・アクセラレータ、乱数ジェネレータ、ARC4、SNOW 3G F8/F9、CRC、Kasumi
- PME 2.0: 1億2800万回のセッションで3万2000パターン128バイト・テキスト・ストリングを検索
- RapidIOメッセージング: Type 9および11

デバイス

- 45 nm SOIプロセス・テクノロジー
- 37.5 mm×37.5 mmの1295ピンFCPBGAパッケージ

サポート・ツール

- Enea®: リアルタイム・オペレーティング・システムのサポート
- Green Hills®: ソフトウェアとハードウェアの開発ツール、トレース・ツール、およびリアルタイム・オペレーティング・システムからなるコンプリート・ポートフォリオ
- Mentor Graphics®: 商用グレードのLinux®ソリューション
- CodeSourcery: 新規コア・テクノロジーに対するツール・チェインのサポート
- Virtutech®: Simics®モデル
- 開発システム: 4つのPCI Expressスロット、1つのSerial RapidIOスロット、1つのXAUIスロット、1つのSGMIIスロット、SATAディスク、Auroraデバッグ・ポート

フリースケール・セミコンダクタ製品の詳細については、www.freescale.co.jp(日本語)またはwww.freescale.com/QR/Q(英語)のWeb サイトをご覧ください。



本書に記載された内容および仕様は予告なく変更される場合があります。Freescale、ならびにFreescaleのロゴマークは、米国、またはその他の国におけるフリースケール社の商標、または登録商標です。文中に記載されている他社の製品名、サービス名等はそれぞれ各社の商標です。Power Architecture、Power.orgならびにPower、Power.orgのロゴマーク、関連するマークはPower.orgの商標であり、ライセンスのもとで使用されています。フリースケールの製品は「外国為替および外国貿易法」(日本)ならびに「米国輸出管理規則」の適用を受ける場合がありますので同法に基づく手続きが必要です。
©2010 フリースケール・セミコンダクタ・インク