

P5シリーズ

P5020/P5010 高性能デュアル/シングル64ビット・コア・プロセッサ



デュアルコアのP5020プロセッサおよびシングルコアのP5010プロセッサは、64ビット・アーキテクチャのe5500コアを搭載するフリースケール初の製品です。最大2.2 GHzの動作周波数、大容量キャッシュ、およびサイクル当たりの高効率性を特長とするこれらのデバイスは、高いシングル・スレッド性能が求められるアプリケーション向けに設計されています。

P5プラットフォームは、P4プラットフォームで初めて開発されたアーキテクチャ技術を活用しており、低レイテンシの3階層キャッシュ、堅牢な仮想化をサポートするハードウェア・ハイパーバイザ、コアのパケット処理の負荷を軽減するデータ・パス・アクセラレーション・アーキテクチャ(DPAA)、内部のボトルネックを解消するCoreNetスイッチ・ファブリックなど各機能を継承します。そのため、P5プラットフォームはP4プラットフォームだけではなく同じアーキテクチャを採用するP3プラットフォームに対するアーキテクチャ互換性も維持されています。

DDR3メモリ・コントローラに加え、XAUI、SGMII、PCI Express®、およびSerial RapidIO®といったインタコネクタを統合した高集積デバイスであるP5プラットフォームは、30W以下の消費電力で高いシングル・スレッド性能への要求を満たすシングルチップ・ソリューションです。

P5プロセッサは、P4およびP3プロセッサと同じ1295ピン・パッケージを採用しており、3つのプロセッサ・ファミリの全デバイスがピン互換性を備えています。また、P5020/P5010プロセッサは64ビット・モードと32ビット・モードのいずれでも

動作が可能であるため、既存ソフトウェアをサポートしつつ、64ビット処理への移行を容易に実現します。アーキテクチャの共通性およびピン互換性を備えているため、開発者は低消費電力のミッドレンジの制御プレーン/データ・プレーン統合システム(P3プラットフォーム)から高性能のデータ・パス処理(P4プラットフォーム)や高性能の制御プレーン処理(P5プラットフォーム)に至るまで、さまざまな処理条件の多数のアプリケーションで同一のソフトウェアおよびプリント基板(PCB)を利用することが可能です。

主な特長

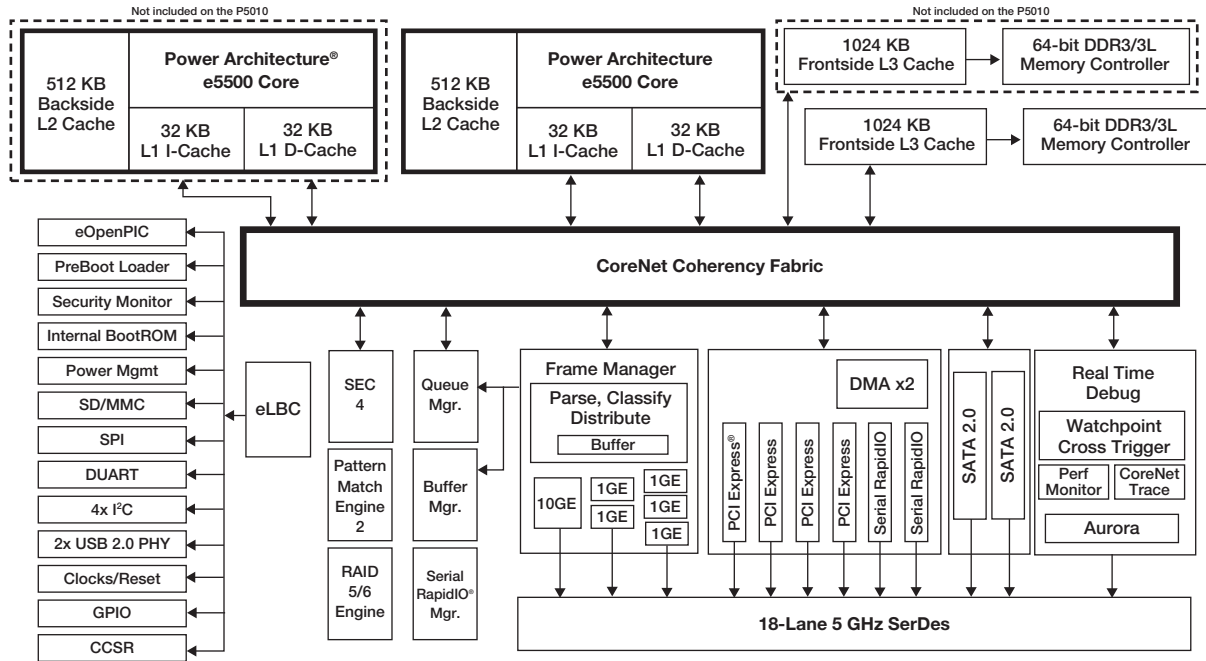
- e5500コア: 最大2.2 GHzで動作可能な64ビット・コアは、最大64 GBのフラット・アドレッシングによりルーティング・テーブル、統計データ、およびストレージ・データなどの大規模データ・セットの管理を簡略化します。IEEE 754準拠の倍精度浮動小数点ユニットは、e500mcコアに対して単精度演算で2倍、倍精度演算で4倍の性能を発揮します。機能強化されたコア・アーキテクチャは、e500mcコアに比べて20%効率化が図られた3.0 DMIPS/MHzの性能を達成します。
- 3階層のキャッシュ: 各コアは、命令/データ用に各32 KBの低レイテンシL1キャッシュ、および512 KBのプライベート・バックサイドL2キャッシュを搭載します。L2キャッシュは、ECC保護機能を備えた8ウェイ・セット・アソシアティブのキャッシュです。また、共有キャッシュとして2MBのL3キャッシュを搭載し、コア間の通信を補助するとともにメイン・メモリへのアクセスを最小限に抑えます。
- ハイパーバイザ: e5500コアは、各コアが他のコアから完全に独立して個別のオペレーティング・システムを実行できるように設計された、ハードウェア・ハイパーバイザをサポートします。ハイパーバイザは、デュアルコア環境でリソースの共有と分割を管理し、あるコアが不正なコードまたはプログラム・エラーによってリードまたはライト・アクセスが許可されていない領域へアクセスしないように保護します。また、各I/Oを2つのコア間で共有または分割したり、外部からのメモリ・マップ形式のトランザクションがメモリ・マップの該当の範囲にのみライトされるように保証します。
- DPAA: コアによる共通のパケット処理の実行負

荷を軽減します。たとえば、DPAAは受け付けたパケットのヘッダの抽出、条件の適用、分類、およびパケット用のデータ・バッファの管理を実行します。この処理は、3段階のスケジューリングに基づいてコアに割り当てられるため、パケットのワークロードが2つのコアに分散されます。

- アプリケーション固有アクセラレーション: RAID5/6ブロックは、ネットワーク接続ストレージおよびダイレクト接続ストレージの各アプリケーションのパリティ計算を実行します。セキュリティブロックは、ワイヤレスおよびネットワーキングのアプリケーションで一般的な暗号化アルゴリズムを実行します。パターン照合エンジンは、アンチウイルス/アンチスパム・アプリケーションでパケット内のテキスト文字列を検索します。RapidIOメッセージ・マネージャは、Type 9および11の効率的なメッセージングを実装します。

ターゲット・アプリケーション

- 制御プレーン: ネットワーキングおよびワイヤレスのインフラストラクチャにおける制御プレーン・アプリケーションの要求仕様は少ない数の高性能コアを活用するプロセッサに適しており、レガシー・コードの修正作業を最小限に抑えます。
- ストレージ: P5020およびP5010は、ストレージ・エリア・ネットワーク(SAN)およびネットワーク接続ストレージ(NAS)向けのRAID5/6アクセラレータを搭載します。RAID5/6アクセラレータは、設定変更の可能なガロア体(GF)多項式を使用してパリティ計算を実行し、データ保護フィールド(DIF)をサポートするため、高性能かつ高信頼性のストレージ・アプリケーションに最適です。
- 航空宇宙、防衛、産業: この3つのアプリケーションが必要とするのは複雑な計算と信頼性です。高性能浮動小数点ユニットは、64ビット・アーキテクチャによる64ビット・データ転送と組み合わせ、厳しい温度条件を満たした上で優れた計算能力を発揮します。また、デュアルSerial RapidIOポートは、冗長バックプレーンをサポートします。



主な特長

Power Architecture®テクノロジーに基づくデュアルe5500コア

- デュアルまたはシングルの64ビットe5500コア (最大2.2 GHz動作可能、但し最初は2.0GHzまでのサポート)
- コア毎の512 KBのバックサイドL2キャッシュ
- 最大64 GBのフラット・アドレッシングのサポート (36ビット物理アドレッシング)

メモリ・コントローラ

- 最大1.3 GHzのデュアルDDR3/3L
- 32/64ビット・データバス(ECC機能付き)

高速インタコネク

- 4つのPCI Express 2.0コントローラ
- 2つのSerial RapidIO 2.1コントローラ
- 2つの3 Gbps SATA 2.0
- 2つのPHY内蔵USB 2.0

CoreNetスイッチ・ファブリック

- 2つの1 MB共有L3キャッシュ(ECC機能付き)

Ethernet

- 5つの10/100/1000 Ethernetコントローラまたは4つの2.5 Gbps SGMII
- 1つの10 Gigabit Ethernetコントローラ
- 全コントローラがクラシフィケーション、ハードウェア・キューイング、ポリシング、バッファ管理、チェックサム・オフロード、QoS、ロスレス・フロー制御、IEEE® 1588の機能を装備
- 最大で1つのXAUI、4つのSGMIIまたは2.5 Gbps SGMII、2つのRGMII

データバス・アクセラレーション

- SEC 4.0: 公開鍵アクセラレータ、DES、AES、メッセージ・ダイジェスト・アクセラレータ、乱数ジェネレータ、ARC4、SNOW 3G F8/F9、CRC、Kasumi
- PME 2.0: 1億2800万回のセッションで3万2000パターン以上の28バイト・テキスト・ストリングを検索
- RapidIOメッセージング: Type 9および11
- RAID5/6エンジン

デバイス

- 45 nm SOIプロセス・テクノロジー
- 37.5 mm x 37.5 mmの1295ピンFCPBGAパッケージ

サポート・ツール

- Enea® :リアルタイム・オペレーティング・システムのサポート
- Green Hills® :ソフトウェアとハードウェアの開発ツール、トレース・ツール、およびリアルタイム・オペレーティング・システムからなるコンプリート・ポートフォリオ
- Mentor Graphics® :商用グレードのLinux®ソリューション
- CodeSourcery: 新規コア・テクノロジーに対するツール・チェーンのサポート
- Virtutech® :Simics®モデル・コア・テクノロジーによる早期の64ビット開発の実現
- Power.org : 新規ISA v2.06によるPower Architectureコア・テクノロジーのサポート
- 開発システム: 4つのPCI Expressスロット、1つのSerial RapidIOスロット、1つのXAUISロット、1つのSGMIIスロット、SATAディスク、Auroraデバッグ・ポート

フリースケール・セミコンダクタ製品の詳細については、www.freescale.co.jp(日本語)またはwww.freescale.com/QorIQ(英語)のWeb サイトをご覧ください。



本書に記載された内容および仕様は予告なく変更される場合があります。Freescale、ならびにFreescale のロゴマークは、米国、またはその他の国におけるフリースケール社の商標、または登録商標です。文中に記載されている他社の製品名、サービス名等はそれぞれ各社の商標です。Power Architecture、Power.org ならびにPower、Power.org のロゴマーク、関連するマークはPower.org の商標であり、ライセンスのもとで使用されています。フリースケールの製品は「外国為替および外国貿易法」(日本)ならびに「米国輸出管理規則」の適用を受ける場合がありますので同法に基づく手続きが必要です。
©2010 フリースケール・セミコンダクタ・インク

